

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-248733

(43) 公開日 平成11年(1999) 9月17日

(51) Int.Cl.⁵

識別記号

F I

G 0 1 P 9/04

G 0 1 P 9/04

G 0 1 C 19/56

G 0 1 C 19/56

審査請求 未請求 請求項の数10 O L (全 14 頁)

(21) 出願番号 特願平10-53796

(22) 出願日 平成10年(1998) 3月5日

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 岩城 隆雄

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者 川崎 栄嗣

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者 大塚 義則

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

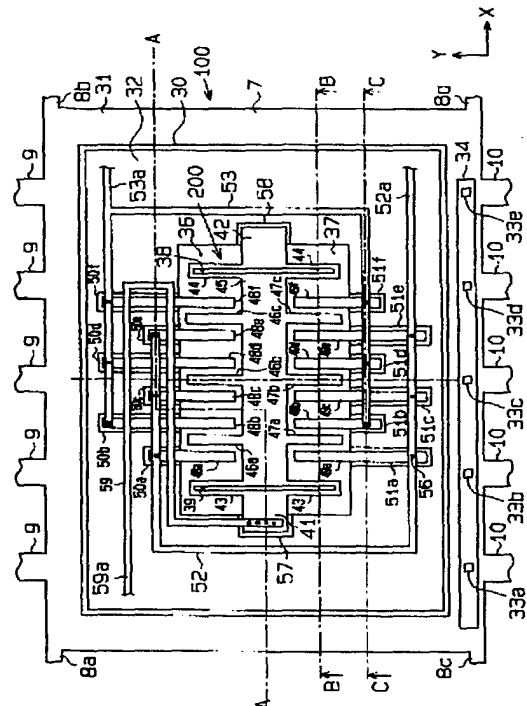
(74) 代理人 弁理士 恩田 博宣

(54) 【発明の名称】 角速度センサ及びその製造方法

(57) 【要約】

【課題】新規な構成にて精度よく角速度を検出することができる角速度センサ及びその製造方法を提供する。

【解決手段】シリコン基板1に形成した貫通孔により、梁8a～8dを有し基板1の表面に平行な方向に励振するアウター側構造体100が区画されるとともに、構造体100に形成した貫通孔36～39により、梁43、44を有し角速度により基板1の表面に平行な方向での励振方向Yに直交するX方向に移動するインナー側構造体200が区画されている。構造体100の角速度検出用固定電極48a～48f、49a～49fおよびこの固定電極48a～48f、49a～49fに対向するインナー側構造体200の角速度検出用可動電極46a～46c、47a～47cが、構造体100に形成した貫通孔内の絶縁体50a～50f、51a～51f、57、58によって電気的に分離されている。



【特許請求の範囲】

【請求項1】 半導体基板に形成した貫通孔により、梁を有し半導体基板の表面に平行な方向に励振するアウター側構造体を区画するとともに、前記アウター側構造体に形成した貫通孔により、梁を有し角速度により半導体基板の表面に平行な方向での前記励振方向に直交する方向に移動するインナー側構造体を区画し、さらに、アウター側構造体の角速度検出用固定電極およびこの固定電極に対向する前記インナー側構造体の角速度検出用可動電極を、アウター側構造体に形成した貫通孔内の絶縁体によって、電気的に分離したことを特徴とする角速度センサ。

【請求項2】 前記インナー側構造体の角速度検出用可動電極は櫛歯状をなし、前記アウター側構造体の角速度検出用固定電極は、櫛歯状をなし、かつ、角速度検出用可動電極の一侧面对向する第1の電極と、角速度検出用可動電極の他側面对向する第2の電極とにより構成し、さらに、当該第1および第2の電極を、アウター側構造体に形成した貫通孔内の絶縁体によって電気的に分離し、各第1の電極を金属配線で電気的に接続するとともに各第2の電極を金属配線で電気的に接続した請求項1に記載の角速度センサ。

【請求項3】 励振用の固定電極は櫛歯状をなし、金属配線と電気的に接続するためのコンタクトホールを、櫛歯状固定電極での各歯の並設方向に等距離をおいて多数形成した請求項1に記載の角速度センサ。

【請求項4】 励振用の可動電極は櫛歯状をなし、金属配線と電気的に接続するためのコンタクトホールを、櫛歯状可動電極での各歯の並設方向に等距離をおいて多数形成した請求項1に記載の角速度センサ。

【請求項5】 アウター側構造体における梁の上に、アウター側構造体からの金属配線を延設した請求項1に記載の角速度センサ。

【請求項6】 平面形状として平行なる2辺を有するアウター側構造体本体部における一辺に、櫛歯状をなす励振用の第1の可動電極を配置するとともに、アウター側構造体本体部における当該辺と平行な他の辺に、前記励振用の第1の可動電極と導通し、櫛歯状をなす励振用の第2の可動電極を配置し、さらに、いずれかの可動電極を金属配線に接続した請求項1に記載の角速度センサ。

【請求項7】 アウター側構造体の裏面を絶縁膜で覆った請求項1に記載の角速度センサ。

【請求項8】 半導体基板の表面における所定領域に絶縁体充填用トレンチ溝を形成する工程と、半導体基板の表面に絶縁膜を堆積して前記絶縁体充填用トレンチ溝を絶縁膜で埋める工程と、前記絶縁膜をバターンニングして基板の貫通孔形成領域を開口する工程と、前記絶縁膜上に金属配線を形成する工程と、前記半導体基板の裏面からの異方性エッチングにより前

記絶縁体充填用トレンチ溝に達する凹部を形成し、凹部の底面に薄肉部を形成する工程と、

前記半導体基板の薄肉部に貫通孔を形成し、半導体基板の表面に平行な方向に励振するアウター側構造体と、角速度により半導体基板の表面に平行な方向での前記励振方向に直交する方向に移動するインナー側構造体を区画形成する工程と、を有する角速度センサの製造方法。

【請求項9】 半導体基板としてシリコン基板を用いたことを特徴とする請求項8に記載の角速度センサの製造方法。

【請求項10】 半導体基板としてSOI基板を用いたことを特徴とする請求項8に記載の角速度センサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、振動型角速度センサ及びその製造方法に関するものである。

【0002】

【従来の技術】振動型角速度センサが特開平9-33557号公報に示されている。この角速度センサを図11、12を用いて説明する。同センサは、下層Si層301と犠牲層302と上層Si層303を積層した多層基板300を用いて形成したものである。多層基板300の中央部には梁304を有する振動子305が作り込まれ、振動子305は図中のY方向に励振（振動）する。振動子305において、シリコンの表面マイクロマシニング技術を用いて梁306を有する加速度センサエレメント307が作られている。つまり、上層Si層303を貫通させ、さらにその下の犠牲層302をエッチング除去することによって加速度センサエレメント307を形成している。加速度センサエレメント307は、角速度検出用可動電極308、309を有し、この可動電極308、309はそれぞれ固定電極310、311と対向している。そして、振動子305の励振時における角速度（コリオリ力）による励振方向Yに直交するX方向での角速度検出用可動電極308、309の移動を電極308・310間および309・311間のキャパシタンスの変化として検出している。

【0003】ところが、コリオリ力は微小であるため、角速度センサにおいてはそのノイズの低減が最も重要な課題となるが、加速度センサエレメント307の厚さ（上層Si層303の厚さ） t_1 が例えば $10\mu\text{m}$ と薄くなり、そのため、錘の質量が小さく、また、対向電極308～311の面積も小さくなる。その結果、出力信号が小さくなってしまっていた。

【0004】

【発明が解決しようとする課題】そこで、この発明の目的は、新規な構成にて精度よく角速度を検出することができる角速度センサ及びその製造方法を提供することにある。

【0005】

【課題を解決するための手段】請求項1に記載の角速度センサは、半導体基板に形成した貫通孔により、梁を有し半導体基板の表面に平行な方向に励振するアウター側構造体を区画するとともに、前記アウター側構造体に形成した貫通孔により、梁を有し角速度により半導体基板の表面に平行な方向での前記励振方向に直交する方向に移動するインナー側構造体を区画し、さらに、アウター側構造体の角速度検出用固定電極およびこの固定電極に対向する前記インナー側構造体の角速度検出用可動電極を、アウター側構造体に形成した貫通孔内の絶縁体によって、電気的に分離したことを特徴としている。

【0006】よって、半導体基板に形成した貫通孔により、アウター側およびインナー側の構造体が形成されるとともに、角速度検出用の固定および可動電極が電気的に分離される。その結果、インナー側構造体の厚さを厚くできるので、錘の質量を大きくでき出力信号を大きくすることができる。また、インナー側およびアウター側構造体の厚さを厚くできるので、対向電極の面積を大きくでき出力信号を大きくすることができる。

【0007】また、アウター側構造体に形成した貫通孔内の絶縁体により、角速度検出用固定電極および可動電極を電気的に分離する構成をとったので、この角速度検出用固定電極および可動電極をそれぞれ自由に絶縁できる。つまり、貫通孔内の絶縁体を用いて櫛歯状電極等を自由なレイアウトで絶縁できる。

【0008】ここで、請求項2に記載の発明は、請求項1における前記インナー側構造体の角速度検出用可動電極は櫛歯状をなし、前記アウター側構造体の角速度検出用固定電極は、櫛歯状をなし、かつ、角速度検出用可動電極の一侧面に対向する第1の電極と、角速度検出用可動電極の他側面に対向する第2の電極とにより構成し、さらに、当該第1および第2の電極を、アウター側構造体に形成した貫通孔内の絶縁体によって、電気的に分離し、各第1の電極を金属配線で電気的に接続するとともに各第2の電極を金属配線で電気的に接続している。

【0009】よって、角速度検出用可動電極の両方の側面に対し第1と第2の角速度検出用固定電極を等距離をおいて配置することができる。その結果、更に精度よく角速度を検出することができることとなる。

【0010】つまり、図11、12に示す従来の構造では、プロセスの関係上、角速度検出用可動電極(308、309)の両方の側面に対し第1と第2の角速度検出用固定電極310、311を等距離をおいて配置することが困難である。そのため、サーボ機構を用いると角速度検出用可動電極308、309に回転トルクが発生してノイズの原因となり角速度センサの分解能が低下するという不具合が生じる。これに対し本発明では、角速度検出用可動電極の両方の側面に対し第1と第2の角速度検出用固定電極を等距離をおいて配置することがで

き、サーボ制御を行うときに回転トルクを生じにくくできる。一般に、サーボ機構を用いると、信号の直線性が良くなる、ダイナミックレンジが広がるなどの利点があり、性能は良くなり有利である。

【0011】また、請求項3に記載のように、励振用の固定電極は櫛歯状をなし、金属配線と電気的に接続するためのコンタクトホールを、櫛歯状固定電極での各歯の並設方向に等距離をおいて多数形成すると、それぞれの歯が等電位になり励振方向が斜めになりにくい。

【0012】さらに、請求項4に記載のように、励振用の可動電極は櫛歯状をなし、金属配線と電気的に接続するためのコンタクトホールを、櫛歯状可動電極での各歯の並設方向に等距離をおいて多数形成すると、それぞれの歯が等電位になり励振方向が斜めになりにくい。

【0013】さらには、請求項5に記載のように、アウター側構造体における梁の上に、アウター側構造体からの金属配線を延設すると、ワイヤーボンディングを用いることなく配線を行うことができ、実用上好ましいものとなる。

【0014】また、請求項6に記載のように、平面形状として平行な2辺を有するアウター側構造体本体部における一辺に、櫛歯状をなす励振用の第1の可動電極を配置するとともに、アウター側構造体本体部における当該辺と平行な他の辺に、前記励振用の第1の可動電極と導通し、櫛歯状をなす励振用の第2の可動電極を配置し、さらに、いずれかの可動電極を金属配線に接続すると、励振方向が斜めになりにくい。

【0015】さらに、請求項7に記載のように、アウター側構造体の裏面を絶縁膜で覆うと、裏面にゴミ等が付着した時に表面リークが発生しない。請求項8に記載の角速度センサの製造方法においては、半導体基板の表面における所定領域に絶縁体充填用トレンチ溝を形成し、半導体基板の表面に絶縁膜を堆積して前記絶縁体充填用トレンチ溝を絶縁膜で埋める。そして、前記絶縁膜をパターンニングして基板の貫通孔形成領域を開口し、前記絶縁膜上に金属配線を形成する。さらに、前記半導体基板の裏面からの異方性エッチングにより前記絶縁体充填用トレンチ溝に達する凹部を形成し、凹部の底面に薄肉部を形成し、前記半導体基板の薄肉部に貫通孔を形成し、半導体基板の表面に平行な方向に励振するアウター側構造体と、角速度により半導体基板の表面に平行な方向での前記励振方向に直交する方向に移動するインナー側構造体を区画形成する。

【0016】その結果、請求項1に記載の角速度センサを製造することができる。この場合、図11、12に示す装置においては犠牲層エッチングの工程を必要としないためにプロセスが煩雑であったが、本発明においては犠牲層エッチング工程が不要となりプロセスが簡単になる。

【0017】ここで、請求項9に記載のように、半導体

基板としてシリコン基板を用いると、好ましいものになる。さらに、請求項10に記載のように、半導体基板としてSOI基板を用いると、請求項7に記載のセンサのように、アウター側構造体の裏面が絶縁膜で覆われる。よって、裏面にゴミ等が付着した時に表面リークが発生しない。

【0018】

【発明の実施の形態】（第1の実施の形態）以下、この発明を具体化した実施の形態を図面に従って説明する。

【0019】図1は、本実施形態における振動型角速度センサの平面図を示す。振動型角速度センサは、半導体基板としてのシリコン基板1よりなり、シリコン基板1の中央部にはアウター側構造体100を有する。図2は、アウター側構造体100の拡大図である。図3

(a)は図1のA-A断面図であり、図3(b)は図2のB-B断面図であり、図3(c)は図2のC-C断面図である。

【0020】なお、図1、図2では図を見やすくするために、図3の絶縁膜2を省略している。図1に示すように、シリコン基板1は方形状をなしている。図3(a)に示すように、シリコン基板1の表面(上面)には絶縁膜2が形成されるとともに、シリコン基板1の裏面(下面)には凹部3が形成され、この凹部3の底面にて薄肉部4が形成されている。さらに、薄肉部4には貫通孔5が形成され、この貫通孔5にて図1に示すように基板1の4辺にて構成される四角枠部6と、アウター側構造体100とが区画形成されている。アウター側構造体100は、長方形の本体部7と、4つの梁8a、8b、8c、8dと、第1の可動電極9と、第2の可動電極10からなる。梁8a、8b、8c、8dは帯状をなし、かつ蛇行した形状となっている。また、シリコン基板1の中央部に四角形の本体部7が位置し、この四角形の本体部7の四隅から梁8a、8b、8c、8dが延び、この梁8a、8b、8c、8dの他端はシリコン基板1の四角枠部6に連結されている。よって、アウター側構造体100の本体部7は、図1において基板1の表面に平行な直交2軸系座標(X-Y座標)におけるY方向に移動可能に支持された構造となっている。

【0021】また、図1に示すように、アウター側構造体100の本体部7における一つの辺には駆動用の第1の可動電極(歯)9が多数、平行に並設されている。また、本体部7における反対側の他の辺には駆動用の第2の可動電極(歯)10が多数、平行に並設されている。第1の可動電極9に対向する四角枠部6にも、駆動用の固定電極(歯)13が多数、平行に並設されている。可動電極9と固定電極13とは互い違いに並んでいる。同様に、第2の可動電極10に対向する四角枠部6にも、駆動用の固定電極(歯)14が多数、平行に並設されている。可動電極10と固定電極14とは互い違いに並んでいる。

【0022】駆動用の歯状構造の固定電極13と、その根元部での外周部15とは、貫通孔に充填された絶縁体(例えば、 SiO_2 等)16によって絶縁されている。つまり、図4に示すように、シリコン基板1に形成した貫通孔40内の絶縁体16によって電気的に分離されている。図1の固定電極13の上における絶縁膜2上には金属配線(例えば、Al、Ti等)17が延設されている。固定電極13と金属配線17は絶縁膜2に形成したコンタクトホール(開口部)23a~23eを通して電気的に接続されている。詳しくは、固定電極13の並設方向(X方向)に等距離をおいてコンタクトホール23a~23eが配置されている。また、金属配線17は基板外周部15において絶縁膜2上に配置された電極端子(パッド)18と電気的に接続されている。

【0023】同様に、駆動用の歯状構造の固定電極14と、その外周部19の根元部とは、貫通孔に充填された絶縁体(例えば、 SiO_2 等)20によって絶縁されている。つまり、図4と同様な構造にて貫通孔40内の絶縁体20によって電気的に分離されている。図1の固定電極14の上における絶縁膜2上には金属配線(例えば、Al、Ti等)21が延設されている。固定電極14と金属配線21は絶縁膜2に形成したコンタクトホール(開口部)24a~24eを通して電気的に接続されている。詳しくは、固定電極14の並設方向(X方向)に等距離をおいてコンタクトホール24a~24eが配置されている。また、金属配線21は基板外周部19において絶縁膜2上に配置された電極端子(パッド)22と電気的に接続されている。

【0024】このように、励振用の固定電極13、14は歯状をなし、金属配線17、21と電気的に接続するためのコンタクトホール23a~23e、24a~24eが、この歯状固定電極13、14での各歯の並設方向に等距離をおいて多数形成されている。これにより、各電極(歯)13、14が等電位になる。なお、歯状固定電極13、14の数(歯数)とコンタクトホール23a~23e、24a~24eの数の関係において、図1では固定電極13、14の数が「6」でありコンタクトホール23a~23e、24a~24eの数が「5」であったが、他にも、例えば電極数が「n」でありコンタクトホール数も「n」であってもよい。

【0025】図2のアウター側構造体100において、本体部7の外周部に四角環状の絶縁体(例えば、 SiO_2 等)30が配置され、この絶縁体30は四角環状の貫通孔内に充填したものである。つまり、図4と同様な構造にて貫通孔40内の絶縁体30によって、その内外(図2の縁部31と中央部32)が電気的に分離(絶縁)されている。このようにして、図2の駆動用の歯状構造の可動電極9、10が中央部32と絶縁されている。また、本体部7の縁部31に2つの電極9、10が形成されていることから両者9、10は導通している。

さらに、縁部31の上における絶縁膜2上には金属配線（例えば、A1、Ti等）34が延設され、可動電極10と金属配線34は絶縁膜2に形成したコンタクトホール（開口部）33a～33eを通して電氣的に接続されている。詳しくは、可動電極10の並設方向（X方向）に等距離をおいてコンタクトホール33a～33eが配置されている。この金属配線34は、図5に示すように、梁8cの上部を通り、図1に示すように、基板外周部まで延設され、絶縁膜2上に配置された電極端子（パッド）35と電氣的に接続されている。

【0026】このように、平面形状として長方形をなすアウター側構造体本体部7における一辺に、櫛歯状をなす励振用の第1の可動電極9が配置されるとともに、アウター側構造体本体部7における当該辺と平行な他の辺に、第1の可動電極9と導通し、櫛歯状をなす励振用の第2の可動電極10が配置され、さらに、可動電極10が金属配線34に接続されている。よって、両方の可動電極9、10を平行に配置できるとともに両方の可動電極9、10を等電位にすることができる。また、励振用の可動電極9、10は櫛歯状をなし、金属配線34と電氣的に接続するためのコンタクトホール33a～33eが、櫛歯状可動電極9、10での各歯の並設方向に等距離をおいて多数形成されている。これにより、各電極（歯）9、10が等電位になる。なお、櫛歯状可動電極10の数（歯数）とコンタクトホール33a～33eの数の関係において、図2では可動電極10の数が「5」でありコンタクトホール33a～33eの数も「5」であったが、他にも、例えば電極数が「n」でありコンタクトホール数が「n-1」であってもよい。

【0027】図2のアウター側構造体100において、本体部7には貫通孔36、37、38、39が形成され、この貫通孔36、37、38、39にて本体部7の中央部にインナー側構造体200が区画形成されている。インナー側構造体200は、アンカー部41、42と梁43、44と帯状部45と角速度検出用可動電極（櫛歯）46a、46b、46c、47a、47b、47cとにより構成されている。そして、インナー側構造体200は基板1の表面に平行な方向での励振方向Yに直交するX方向に移動することができるようになってい

る。

【0028】インナー側構造体200に関し詳しくは、アンカー部41、42から梁43、44を介して帯状部45が延び、この帯状部45は直線的に延びる帯状をなしている。帯状部45の一側面に角速度検出用可動電極46a、46b、46cが平行に並設されている。同様に、帯状部45の反対面には角速度検出用可動電極47a、47b、47cが平行に並設されている。

【0029】インナー側構造体200の角速度検出用可動電極46a、46b、46cに対向するアウター側構造体100には、角速度検出用固定電極（櫛歯）48a

～48fが平行に並設されている。ここで、角速度検出用固定電極48aと48bとの間に角速度検出用可動電極46aを挟むようにし、かつ、等距離をおいて配置されている。また、角速度検出用固定電極48cと48dとの間に角速度検出用可動電極46bを挟むようにし、かつ、等距離をおいて配置されている。また、角速度検出用固定電極48eと48fとの間に角速度検出用可動電極46cを挟むようにし、かつ、等距離をおいて配置されている。

【0030】同様に、インナー側構造体200の角速度検出用可動電極47a、47b、47cに対向するアウター側構造体100には、角速度検出用固定電極（櫛歯）49a～49fが多数、平行に並設されている。ここで、角速度検出用固定電極49aと49bとの間に角速度検出用可動電極47aを挟むようにし、かつ、等距離をおいて配置されている。また、角速度検出用固定電極49cと49dとの間に角速度検出用可動電極47bを挟むようにし、かつ、等距離をおいて配置されている。また、角速度検出用固定電極49eと49fとの間に角速度検出用可動電極47cを挟むようにし、かつ、等距離をおいて配置されている。

【0031】アウター側構造体100において、固定電極48a～48f、49a～49fの根元部にはそれぞれコ字状の絶縁体（例えば、SiO₂等）50a～50f、51a～51fが形成され、この絶縁体50a～50f、51a～51fはコ字状の貫通孔に充填したものである。つまり、図4と同様な構造にて貫通孔40内の絶縁体50a～50f、51a～51fによって電氣的に分離（絶縁）されている。また、図2の固定電極48a～48f、49a～49fはそれぞれ金属配線52、53によって1個おきに電氣的に接続されている。つまり、固定電極48a、48c、48e、49a、49c、49eが金属配線52に電氣的に接続されるとともに、固定電極48b、48d、48f、49b、49d、49fが金属配線53に電氣的に接続されている。このように、固定電極48a～48f、49a～49fは、2セットの電極となっている。これらの金属配線52、53は絶縁膜2上に形成されており、図1における外側の梁8d、8bの上部を通り（図5参照）、それぞれ外側の電極端子（パッド）54、55と接続されている。ただし、図1では、金属配線52の端部52a（図2参照）と電極端子54の間、金属配線53の端部53a（図2参照）と電極端子55間の金属配線は省略されている。

【0032】このように、アウター側構造体100の角速度検出用固定電極48a～48f、49a～49fおよびこの固定電極に対向するインナー側構造体200の角速度検出用可動電極46a～46c、47a～47cは、アウター側構造体100に形成した貫通孔（40）内の絶縁体50a～50f、51a～51fによって、

電気的に分離されている。より詳しくは、インナー側構造体200の角速度検出用可動電極46a~46c、47a~47cは櫛歯状をなし、アウター側構造体100の角速度検出用固定電極48a~48f、49a~49fは、櫛歯状をなし、かつ、角速度検出用可動電極46a~46c、47a~47cの一側面に対向する第1の電極48a、48c、48e、49a、49c、49eと、角速度検出用可動電極46a~46c、47a~47cの他側面に対向する第2の電極48b、48d、48f、49b、49d、49fとにより構成され、さらに、この第1および第2の電極が、アウター側構造体100に形成した貫通孔内の絶縁体50a~50f、51a~51fによって電気的に分離され、各第1の電極48a、48c、48e、49a、49c、49eを金属配線52で電気的に接続するとともに各第2の電極48b、48d、48f、49b、49d、49fを金属配線53で電気的に接続した構成となっている。よって、これら固定電極48a~48f、49a~49fを自由に絶縁して金属配線を用いて自由に電気的接続をとることができ、レイアウトの自由性に優れている。

【0033】なお、図2において、固定電極48a~48f、49a~49fはそれぞれ金属配線52、53とそれぞれコンタクトホール（その一つを符号56で示す）によって電気的に接触している。

【0034】また、図2において、アウター側構造体100におけるアンカー部41、42の根元部にはコ字状の絶縁体（例えば、 SiO_2 等）57、58が形成され、この絶縁体57、58によってインナー側構造体200とその周辺部とが電気的に絶縁されている。つまり、この絶縁体57、58はコ字状の貫通孔に充填したものであり、図4と同様な構造にて貫通孔40内の絶縁体57、58によって電気的な分離が行われている。図2の可動電極46a~46c、47a~47cは、外側の梁8aの上部を通る金属配線59（図5参照）によって図1における外側の電極端子（パッド）60と電気的に接続されている。ただし、図1では、金属配線59の端部59a（図2参照）と電極端子60との間の金属配線は省略されている。

【0035】このように本実施形態では、アウター側構造体100における梁8a~8dの上に、アウター側構造体100からの金属配線34、52、53、59を延設し、アウター側構造体100からパッドへの配線構造としてワイヤボンディングは行っていない。

【0036】次に、この角速度センサの動作を説明する。駆動用の櫛歯構造の可動電極9、10を接地電位（GND）に接続し、一方の固定電極13にオフセットのついた正弦波的な電圧を印加する。ここで、正弦波電圧の周波数を、振動系の固有振動数に等しくすれば、小さい電圧で駆動することが可能である。また、駆動電圧はノイズの原因となり得るので、駆動電圧の周波数を振

動系の固有振動数と等しくすることにより分解能をよくすることができる。

【0037】一方、反対側の固定電極14には同じオフセットのついた逆位相の正弦波的な電圧を印加する。これにより、アウター側構造体100が基板1の表面に平行な方向（図1中、Y方向）に振動する。つまり、アウター側構造体100は正弦波的な振動を起こす。ここで、系全体を真空中におけば、共振のQ値が大きくなるためより小さい電圧で駆動することが可能である。従って、系全体を真空中におくことは分解能の向上につながる。

【0038】このとき、各電極9、10および13、14がコンタクトホール23a~23e、24a~24e、33a~33eの配置を工夫して等電位となっているので励振方向が斜めになりにくい。また、アウター側構造体本体部7の平行な辺に可動電極9、10が平行かつ等電位で配置されているので、励振方向が斜めになりにくい。

【0039】この状態で、基板1の表面に垂直な軸回りに角速度が加わると、振動方向（Y方向）に垂直なX方向に正弦波的に変位するコリオリ力を受ける。その結果、インナー側構造体200は励振方向Yに直交するX方向に移動しようとして、角速度検出用可動電極（櫛歯）46a~46c、47a~47cと角速度検出用固定電極（櫛歯）48a~48f、49a~49fとの間の静電容量が正弦波的に変化する。これに抗する静電気力を付与する。この付与する力の変化を例えば同期検波回路を用いて測定する。その結果、角速度の大きさが測定される。

【0040】つまり、インナー側構造体200の可動電極46a~46c（47a~47c）と第1の固定電極48a、48c、48e（49a、49c、49e）との間に形成された第1のコンデンサの対向電極間の距離と、可動電極46a~46c（47a~47c）と第2の固定電極48b、48d、48f（49b、49d、49f）との間に形成された第2のコンデンサの対向電極間の距離を等しくするように電圧を印加し、この印加電圧の大きさを測定することにより角速度が検出される。

【0041】より詳しくは、図2の可動電極46a~46c（47a~47c）は両側の固定電極48a、48c、48e（49a、49c、49e）と48b、48d、48f（49b、49d、49f）の中心に位置し、可動電極と固定電極間の静電容量C1、C2は等しい。そして、角速度が生じていないときには $V1 = V2$ であり、可動電極46a~46c（47a~47c）は固定電極48a、48c、48e（49a、49c、49e）と48b、48d、48f（49b、49d、49f）から等しい静電気力で引かれている。この状態から、角速度の作用により可動電極46a~46c（47

a~47c)が変位すると、可動電極と固定電極との間の距離が変わり静電容量C1、C2が等しくなくなる。例えば、可動電極46a~46c(47a~47c)が固定電極48a、48c、48e(49a、49c、49e)側に変位したとすると、電圧V1が下がり、電圧V2が上がる。

【0042】このときに、静電気が等しくなるように、図2の固定電極48a~48f、49a~49fと可動電極46a~46c、47a~47c間の印加電圧を制御する。つまり、静電気の調整にて固定電極48b、48d、48f(49b、49d、49f)を中点位置に戻すようにする。即ち、可動電極46a~46c(47a~47c)が中心位置に戻り静電容量C1、C2が等しくなれば、角速度と静電気が等しく釣り合っており、このときの図2の固定電極48a~48f、49a~49fと可動電極46a~46c、47a~47cとの間の印加電圧から角速度の大きさを求めることができる。

【0043】このようにしてサーボ機構(サーボ制御)を採用すると、角速度の作用による構造体の変位を最小限に抑えることができ、従って、センサの信頼性を高めることができる。

【0044】次に、本実施形態における振動型角速度センサの製造方法を説明する。図6、7はそれぞれ、図1のA-A断面での製造プロセス断面図である。まず、図6(a)に示すように、面方位(100)のシリコン基板(ウエハ)1を用意する。そして、熱酸化により、表面に絶縁膜(SiO₂膜)71を成膜する。この絶縁膜71をパターニングして所定の領域を開口させ絶縁膜71をマスクとして異方性エッチングにより所定の位置に絶縁体充填用トレンチ溝72を形成する。この絶縁体充填用トレンチ溝72は後の工程にて図4に示す貫通孔40となるものである。なお、基板1の表面に絶縁膜(SiO₂膜)71を成膜せず、直接マスクにより同様の位置に絶縁体充填用トレンチ溝72を形成してもよい。

【0045】さらに、図6(b)に示すように、基板1の表面に絶縁膜(SiO₂膜)2を成膜し、絶縁体充填用トレンチ溝72を埋める。このトレンチ溝72に充填された絶縁膜2が、図4に示す構造における絶縁体16(20、30、50a~50f、51a~51f、57、58)となる。

【0046】なお、ここで、表面の凹凸が問題になる場合は、絶縁膜2を必要とする膜厚以上に形成しておいて、表面を研磨する。引き続き、図6(c)に示すように、絶縁膜2をパターニングして所定の貫通孔形成領域P1での絶縁膜2を除去する。つまり、後のSiエッチングにて貫通孔(図3(a)の貫通孔5、39等)を形成できるように所定領域の絶縁膜2を除去しておく。さらに、図7(a)に示すように、絶縁膜2上にスパッタや電子ビーム蒸着等によりAl、Ti等の金属配線73

を形成する。

【0047】そして、図7(b)に示すように、基板1の表面全面に絶縁膜(SiO₂膜)74を成膜する。さらに、絶縁膜74をパターニングして裏面の所定領域を開口する。そして、絶縁膜74をマスクとしてシリコン基板1を異方性エッチングして絶縁体充填用トレンチ溝72に達する凹部3を形成する。この凹部3の底面が薄肉部4になる。なお、この際、表面はダメージを避けるためにワックスや樹脂等で保護することが肝要である。

【0048】さらに、基板1の表面を保護したものを除去する。その後、図3(a)に示すように、基板1の表面より異方性エッチングにより基板1の薄肉部4における所定領域を除去して貫通孔5(および、図2の36~39)を形成する。これにより、アウター側およびインナー側構造体100、200が区画形成される。

【0049】このようにして、本構造が完成する。このように製造された振動型角速度センサにおいては、以下のような特徴がある。

【0050】一般に、インナー側構造体(加速度センサエレメント)200にサーボ制御を用いると、信号の直線性がよくなる、ダイナミックレンジが大きくなる等のメリットがある。図11、12に示す従来の角速度センサにおいては、加速度センサエレメント307が、本例のように、可動電極に対し固定電極が2セット交互に配置されていないために(例えば、図2における46aに対する48aおよび48b)、サーボをかけた場合、加速度センサエレメント(梁を有する構造体)307に回転トルクが生じ、それが分解能を悪くする要因となる。また、図11、12に示す従来の角速度センサにおいては、加速度センサエレメント307の可動部が表面マイクロマシニングによって作られていた。つまり、上層Si層303を貫通させ、さらにその下の犠牲層302をエッチング除去することによって加速度センサエレメント307を形成している。そのため、2セットの固定電極310、311を交互に配置することがプロセス上非常に困難である。なお、それを実現するためには特開平9-211022号公報に記載のような工程にて行うこともできるが工程が複雑である。

【0051】これに対し本実施形態では、図1、2の駆動用の電極(歯)9、10、13、14および梁8a~8dと検出用の電極(歯)46a~46c、47a~47c、48a~48f、49a~49fおよび梁43、44を同一の基板を貫通させることによって形成し、所定の位置の絶縁体(貫通孔)16、20、30、50a~50f、51a~51f、57、58を図6のトレンチ溝72によるトレンチ分離を用いて形成しており、簡単なプロセスで2セットの固定電極48a、48c、48e、49a、49c、49eと48b、48d、48f、49b、49d、49fを交互に配置することが可能である。また、等距離に配置することにより

インナー側構造体200にサーボをかけた場合に回転トルクが生じにくく分解能の悪化を回避することができる。

【0052】また、従来の装置では図12のt1にて示すように上層Si層303の厚さ分しか電極厚さを確保することができなかったが(例えば10 μ m)、本例ではシリコン基板1の厚さとして50~100 μ mにできる。よって、電極(歯)46a~46c、47a~47c、48a~48f、49a~49fの極板面積が大きいため、信号が大きくなり、このことも分解能を良くする原因となっている。さらに、インナー側構造体200の厚さについても図11、12の装置に比べ厚くでき、錘の質量を大きくして信号が大きくなる。このことによっても分解能を良くすることができる。

【0053】このように、本実施の形態は、下記の特徴を有する。

(イ)シリコン基板1に形成した貫通孔5により梁8a~8dを有するアウター側構造体100を区画するとともに、アウター側構造体100に形成した貫通孔36~39により梁43、44を有するインナー側構造体200を区画し、さらに、アウター側構造体100の角速度検出用固定電極48a~48f、49a~49fおよびインナー側構造体200の角速度検出用可動電極46a~46c、47a~47cを、アウター側構造体100に形成した貫通孔内の絶縁体50a~50f、51a~51f、57、58によって電気的に分離した。

【0054】よって、シリコン基板1に形成した貫通孔5、36~39によりアウター側およびインナー側の構造体100、200が形成されるとともに、角速度検出用の固定および可動電極46a~46c、47a~47c、48a~48f、49a~49fが電気的に分離される。その結果、インナー側構造体200の厚さを50~100 μ m程度に厚くできるので、錘としての帯状部45の質量を大きくでき出力信号を大きくすることができる。また、インナー側およびアウター側構造体100、200の厚さを50~100 μ m程度に厚くできるので、対向電極の面積を大きくでき出力信号を大きくすることができる。

【0055】また、アウター側構造体100に形成した貫通孔内の絶縁体50a~50f、51a~51f、57、58により、アウター側構造体100の角速度検出用固定電極および可動電極46a~46c、47a~47c、48a~48f、49a~49fを電気的に分離する構成をとったので、この角速度検出用固定電極および可動電極をそれぞれ自由に絶縁できる。つまり、貫通孔内の絶縁体50a~50f、51a~51f、57、58を用いて歯状電極等を自由なレイアウトで絶縁できる。

(ロ)さらに詳しい電極の分離構造として、インナー側構造体200の角速度検出用可動電極46a~46c、

47a~47cは歯状をなし、アウター側構造体100の角速度検出用固定電極48a~48f、49a~49fは、歯状をなし、かつ、角速度検出用可動電極46a~46c、47a~47cの一侧面に対向する第1の電極48a、48c、48e、49a、49c、49eと、角速度検出用可動電極46a~46c、47a~47cの他側面に対向する第2の電極48b、48d、48f、49b、49d、49fとにより構成し、さらに、当該第1および第2の電極を、アウター側構造体100に形成した貫通孔内の絶縁体50a~50f、51a~51fによって、電気的に分離し、各第1の電極48a、48c、48e、49a、49c、49eを金属配線52で電気的に接続するとともに各第2の電極48b、48d、48f、49b、49d、49fを金属配線53で電気的に接続した。

【0056】よって、角速度検出用可動電極46a~46c、47a~47cの両方の側面に対し第1と第2の角速度検出用固定電極48a~48f、49a~49fを等距離をおいて配置することができる。その結果、更に精度よく角速度を検出することができることとなる。

【0057】つまり、図11、12に示す従来の構造では、プロセスの関係上、角速度検出用可動電極(308、309)の両方の側面に対し第1と第2の角速度検出用固定電極310、311を等距離をおいて配置することが困難であり、サーボ機構を用いた場合に角速度検出用可動電極308、309に回転トルクが発生しノイズの原因となって分解能の低下を招きやすい。これに対し本実施形態では、角速度検出用可動電極46a~46c、47a~47cの両方の側面に対し第1と第2の角速度検出用固定電極48a~48f、49a~49fを等距離をおいて配置することができ、サーボ制御を行うときに回転トルクを生じにくくできる。

(ハ)図1の励振用の固定電極13、14は歯状をなし、金属配線17、21と電気的に接続するためのコンタクトホール23a~23e、24a~24eを、歯状固定電極13、14での各歯の並設方向に等距離をおいて多数形成したので、それぞれの歯が等電位になり励振方向が斜めになりにくい。

(ニ)図2の励振用の可動電極10は歯状をなし、金属配線34と電気的に接続するためのコンタクトホール33a~33eを、歯状可動電極10での各歯の並設方向に等距離をおいて多数形成したので、それぞれの歯が等電位になり励振方向が斜めになりにくい。

(ホ)図5に示すごとく、アウター側構造体100における梁8a~8dの上に、アウター側構造体100からの金属配線(34)を延設したので、ワイヤーボンディングを用いることなく配線を行うことができ、実用上好ましいものとなる。

(ヘ)図1に示すように、平面形状として平行なる2辺を有するアウター側構造体本体部7における一辺に、歯

歯状をなす励振用の第1の可動電極9を配置するとともに、アウター側構造体本体部7における当該辺と平行な他の辺に、励振用の第1の可動電極9と導通し、歯状をなす励振用の第2の可動電極10を配置し、さらに、可動電極10を金属配線21に接続したので、励振方向が斜めになりにくい。

(ト)角速度センサの製造方法として、図6(a)のように、シリコン基板1の表面における所定領域に絶縁体充填用トレンチ溝72を形成し、図6(b)のように、シリコン基板1の表面に絶縁膜2を堆積して絶縁体充填用トレンチ溝72を絶縁膜2で埋める。そして、図6(c)のように、絶縁膜2をパターニングして基板1の貫通孔形成領域P1を開口し、図7(a)のように、絶縁膜2上に金属配線73を形成する。さらに、図7(b)のように、シリコン基板1の裏面からの異方性エッチングにより絶縁体充填用トレンチ溝72に達する凹部3を形成し、凹部3の底面に薄肉部4を形成し、図3(a)のように、シリコン基板1の薄肉部4に貫通孔5、36〜39を形成し、シリコン基板1の表面に平行な方向に励振するアウター側構造体100と、角速度によりシリコン基板1の表面に平行な方向での励振方向Yに直交するX方向に移動するインナー側構造体200を区画形成した。

【0058】その結果、(イ)に記載の角速度センサを製造することができ、しかも、犠牲層エッチングの工程が不要となり、プロセスが簡単になる。

(チ)半導体基板としてシリコン基板1を用いたので、好ましいものになる。

【0059】以下、本実施形態の応用例を説明する。このような振動体を2個(2セット)接続し、それらを逆相に振動させてもよい。この2つの振動体の出力の差をとることにより、外乱加速度をフィルタリング除去することが可能である。この場合、インナー側構造体の出力(加速度センサエレメント)の和をとることにより、加速度を測定することも可能であり、信号処理により加速度、角速度を同時に測定するセンサを構成することもできる。

(第2の実施の形態)次に、第2の実施の形態を、第1の実施の形態との相違点を中心に説明する。

【0060】図8は、図3に代わる本実施形態における振動型角速度センサの断面図を示す。平面構造は図1、2と同じである。角速度センサとしての動作は、第1の実施の形態と同様であるので、動作についての説明は省略する。

【0061】本実施形態における振動型角速度センサは、第1実施形態に比べて、基板としてがSOI(Silicon on Insulator)基板83を用いている点が主に異なっている。つまり、図8(a)に示すようにシリコン基板80の上に絶縁膜(SiO₂膜)81を介してシリコン層82が形成された基板を用いている。そして、

アウター側構造体100における基板83の裏面が絶縁膜81で覆われている。

【0062】次に、本実施形態における振動型角速度センサの製造方法を説明する。図9(a)、(b)、(c)、図10(a)、(b)は図1のA-A断面での製造プロセスを示している。

【0063】まず、図9(a)に示すように、面方位(100)のSOI基板(ウエハ)83を用意する。そして、熱酸化により、表面に絶縁膜(SiO₂膜)71を成膜する。この膜71の所定の位置を開口した後、それをマスクとして異方性エッチングにより所定の位置に絶縁体充填用トレンチ溝72を掘る。この時、SiO₂膜81が露出した時にエッチングを終了する。

【0064】なお、表面に絶縁膜71を成膜せずに、直接マスクにより同様の位置に絶縁体充填用トレンチ溝72を掘ってもよい。そして、図9(b)に示すように、基板83の表面に絶縁膜(SiO₂膜)2を成膜し、絶縁体充填用トレンチ溝72を埋める。ここで、表面の凹凸が問題になる場合は、絶縁膜2を必要とする膜厚以上に形成しておいて、表面を研磨する。

【0065】さらに、図9(c)に示すように、絶縁膜2の所定の貫通孔形成位置P1を除去して開口させる。そして、図10(a)に示すように、絶縁膜2上にスパッタや電子ビーム蒸着等によりAl、Ti等の金属配線73を形成する。

【0066】引き続き、図10(b)に示すように、基板の裏面全面に絶縁膜(SiO₂膜)74を成膜しパターニングする。そして、異方性エッチングにより裏面の所定の領域に凹部3を形成する。この時、絶縁膜(SiO₂膜)81が露出した時にエッチングを終了する。なお、この際、表面はダメージを避けるためにワックスや樹脂等で保護することが肝要である。

【0067】さらに、図8(a)に示すように、表面を保護したものを除去後、表面より異方性エッチングにより所定の位置に貫通孔(5、39等)を形成してアウター側およびインナー側構成体100、200を形成する。その結果、本構造が完成する。

【0068】本実施形態は、SOI基板83により構造体を形成しているため、図10(b)に示すプロセスにおいてシリコン基板(シリコン層)80が完全に除去されたところでエッチングを終了させれば、この時点でSiO₂膜81はほとんどエッチングされないで、構造体の厚さを一定にすることが比較的容易にできる。また、裏面が絶縁体膜81で覆われるため、裏面にゴミ等が付着したとしても表面リークは回避される。

【0069】このように本実施形態は下記の特徴を有する。

(イ)アウター側構造体100の裏面を絶縁膜81で覆ったので、裏面にゴミ等が付着した時に表面リークが発生しない。

(17)つまり、製造工程として半導体基板としてSOI基板83を用いると、アウター側構造体の裏面が絶縁膜81で覆われ、裏面にゴミ等が付着した時に表面リークが発生しない。

【図面の簡単な説明】

【図1】 第1の実施の形態における振動型角速度センサの平面図。

【図2】 図1の拡大図。

【図3】 振動型角速度センサの断面図。

【図4】 図1のD-D断面図。

【図5】 振動型角速度センサの一部拡大図。

【図6】 製造工程を説明するための断面図。

【図7】 製造工程を説明するための断面図。

【図8】 第2の実施の形態における振動型角速度センサの断面図。

【図9】 製造工程を説明するための断面図。

【図10】 製造工程を説明するための断面図。

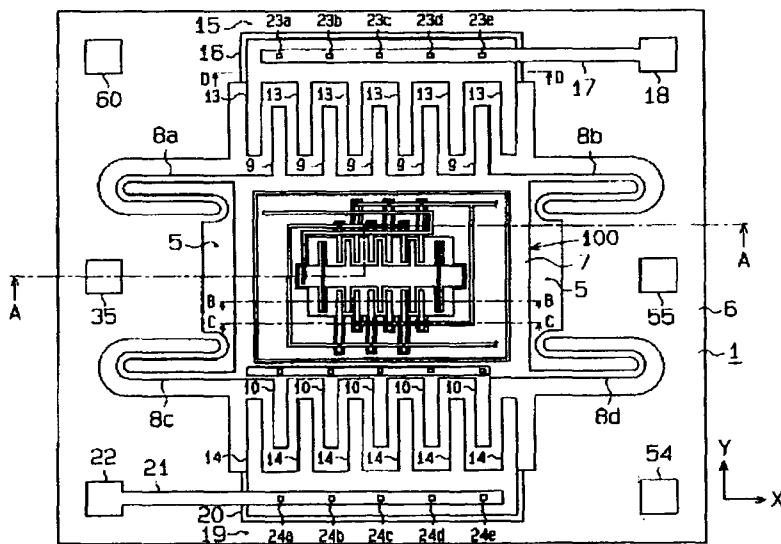
【図11】 従来の振動型角速度センサの平面図。

【図12】 図12のE-E断面図。

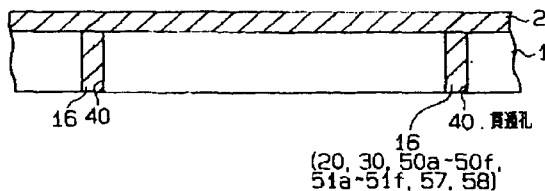
【符号の説明】

1…シリコン基板、2…絶縁膜、3…凹部、4…薄肉部、5…貫通孔、7…本体部、8a、8b、8c、8d…梁、9…第1の可動電極、10…第2の可動電極、13…固定電極、14…固定電極、17…金属配線、21…金属配線、23a～23e…コンタクトホール、24a～24e…コンタクトホール、33a～33e…コンタクトホール、34…金属配線、36～39…貫通孔、43…梁、44…梁、46a～46c…角速度検出用可動電極、47a～47c…角速度検出用可動電極、48a～48f…角速度検出用固定電極、49a～49f…角速度検出用固定電極、50a～50f…絶縁体、51a～51f…絶縁体、52…金属配線、53…金属配線、57…絶縁体、58…絶縁体、72…絶縁体充填用トレンチ溝、73…金属配線、81…絶縁膜、83…SOI基板、100…アウター側構造体、200…インナー側構造体

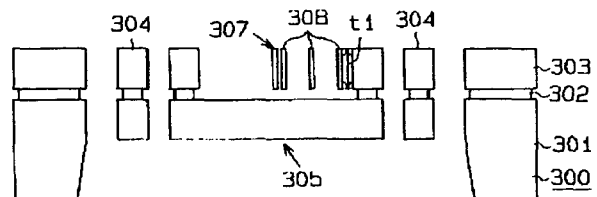
【図1】



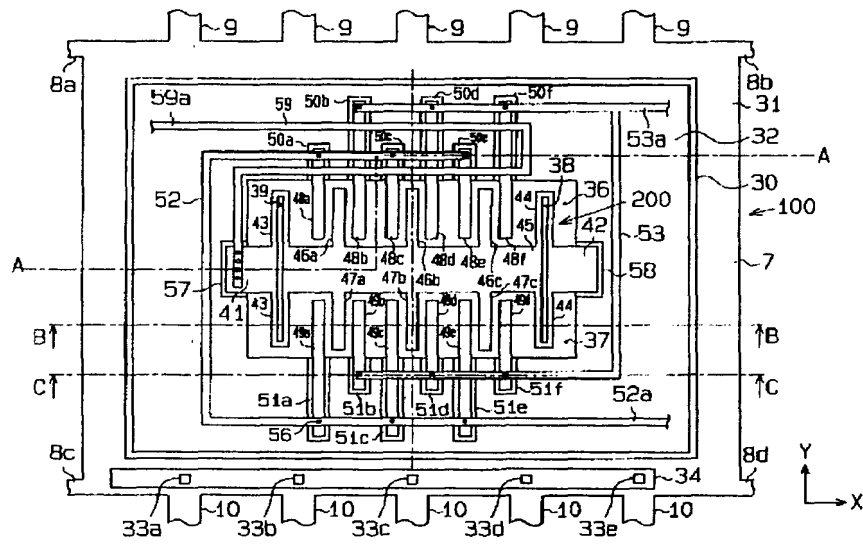
【図4】



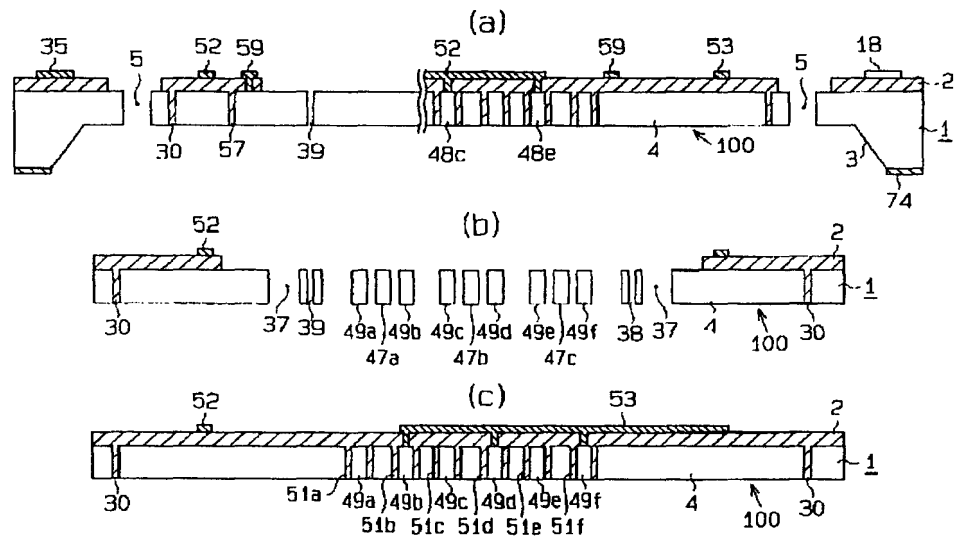
【図12】



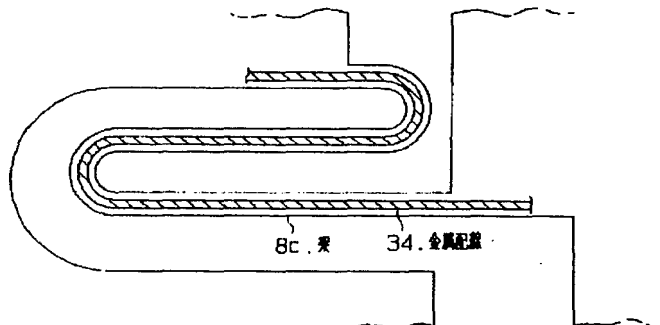
【図2】



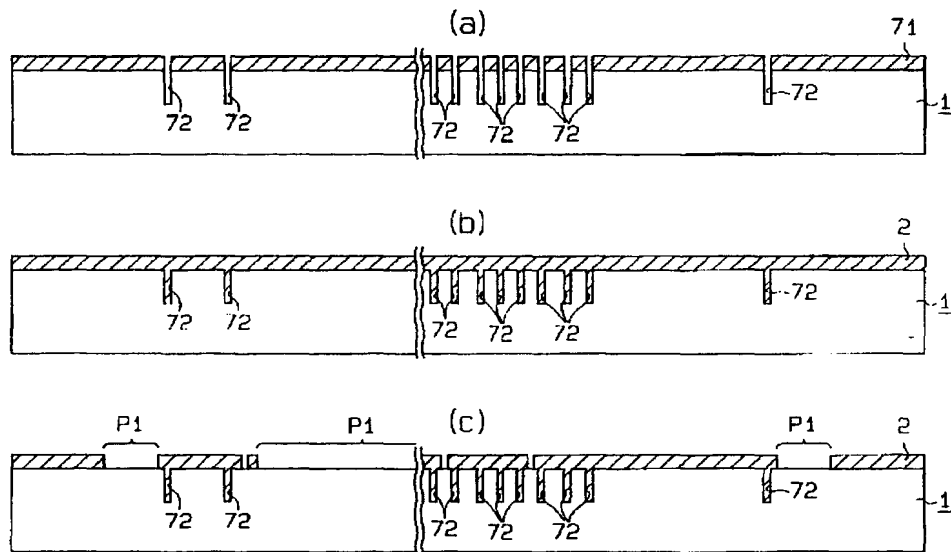
【図3】



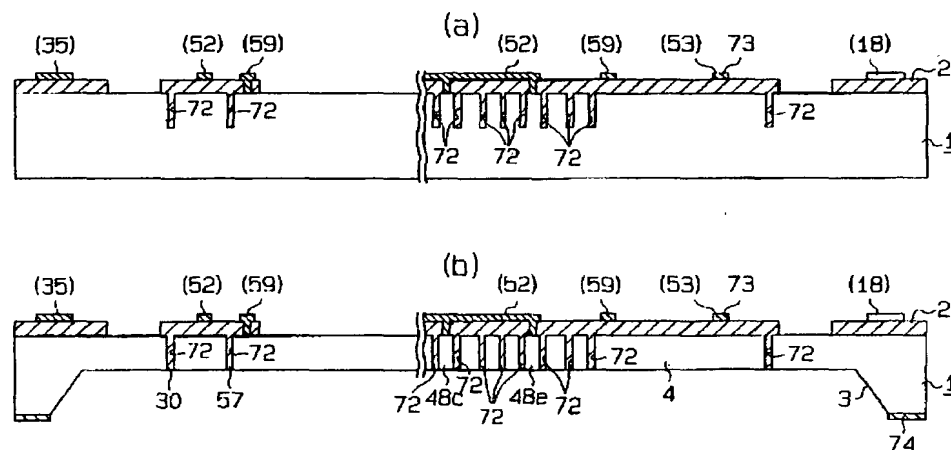
【図5】



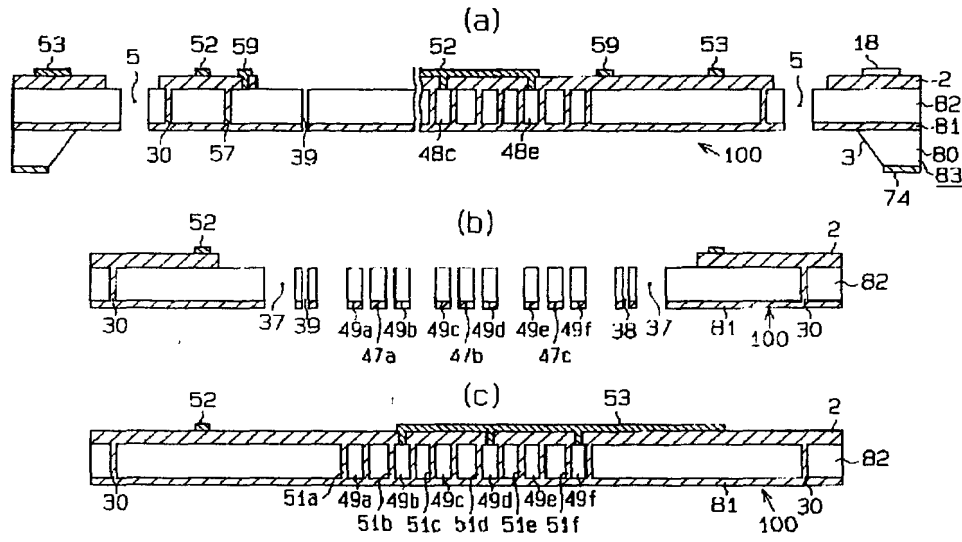
【図6】



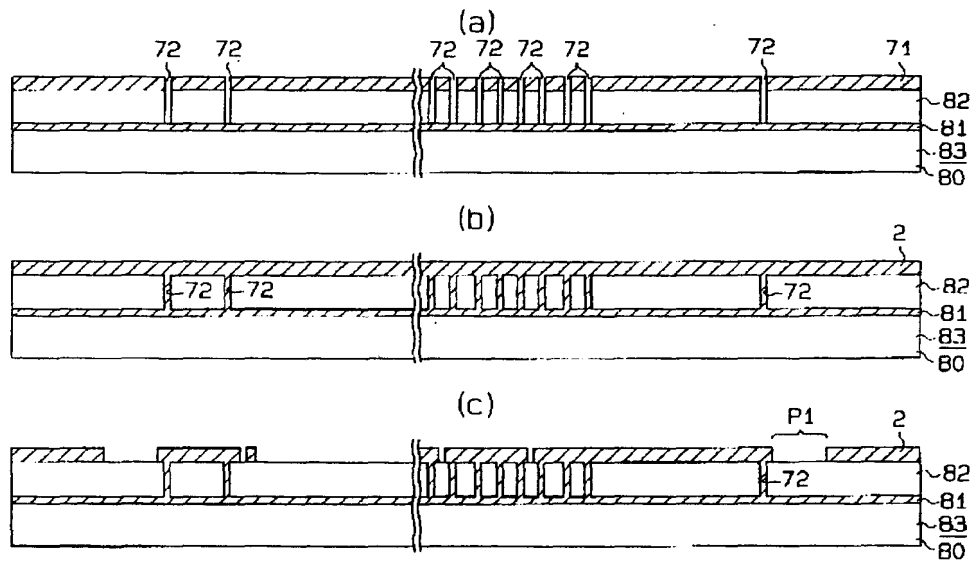
【図7】



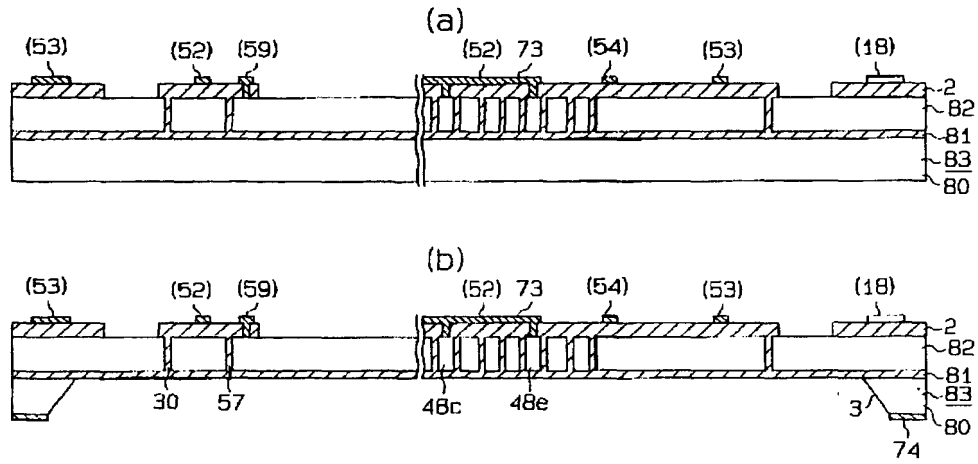
【図8】



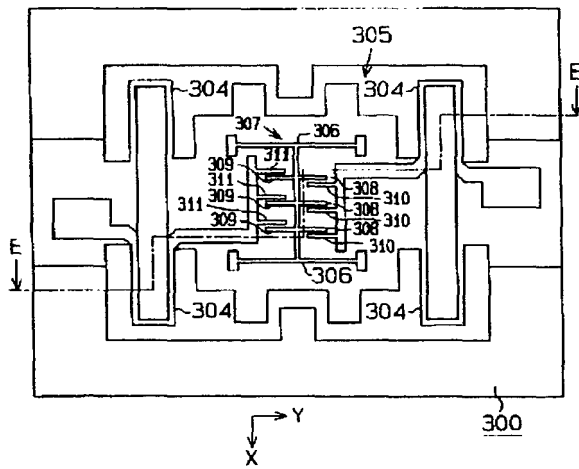
【図9】



【図10】



【図11】



(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 1 151 962 A1

(12)

EUROPEAN PATENT APPLICATION

(43) Date of publication:
07.11.2001 Bulletin 2001/45

(51) Int Cl.7: **B81C 3/00**, H01L 25/065,
H01L 23/48, G11B 19/20

(21) Application number: 00830314.1

(22) Date of filing: 28.04.2000

(84) Designated Contracting States:
**AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE**
Designated Extension States:
AL LT LV MK RO SI

- Ghironi, Fabrizio
20010 Bareggio (IT)
- Aina, Roberto
20010 Bareggio (IT)
- Bombonati, Mauro
20081 Abbiategrasso (IT)

(71) Applicant: **STMicroelectronics S.r.l.**
20041 Agrate Brianza (Milano) (IT)

(74) Representative: **Cerbaro, Elena, Dr. et al**
STUDIO TORTA S.r.l.,
Via Viotti, 9
10121 Torino (IT)

(72) Inventors:
• **Mastromatteo, Ubaldo**
20010 Bareggio (IT)

(54) **Structure for electrically connecting a first body of semiconductor material overlaid by a second body of semiconductor material, composite structure using the electric connection structure, and manufacturing process thereof**

(57) The electric connection structure connects a first silicon body (10) to conductive regions (29, 30) provided on the surface of a second silicon body (1) arranged on the first body (10). The electric connection structure comprises at least one plug region (3) of silicon, which extends through the second body (1); at least one insulation region (2a, 6) laterally surrounding the plug region (3); and at least one conductive electromechanical connection region (23) arranged between the first body (10) and the second body (1), and in electrical

contact with the plug region (3) and with conductive regions (15-19; 40) of the first body (10). To form the plug region (3), trenches (2a) are dug in a first wafer (1) and are filled, at least partially, with insulating material (6). Next, the plug region (3) is fixed to a metal region (23) provided on a second wafer (10), by performing a low-temperature heat treatment which causes a chemical reaction between the metal and the silicon. Subsequently, the first wafer (1) is thinned until the trenches (2a) and electrical connections (29, 30) are formed on the free face of the first wafer.

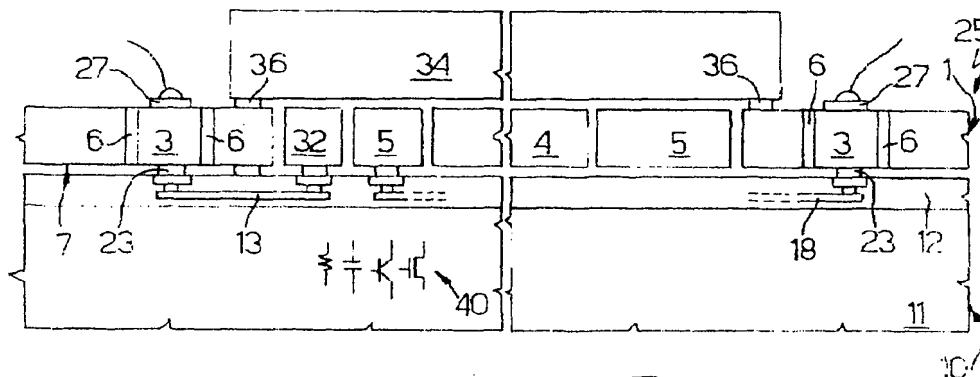


Fig.8

EP 1 151 962 A1

Descripti n

[0001] The present invention regards a structure for electrically connecting a first body of semiconductor material overlaid by a second body of semiconductor material, a composite structure using the electric connection structure and a manufacturing process.

[0002] In particular, the invention can be used for electrically connecting a first silicon wafer incorporating electronic components to a second silicon wafer incorporating a micromechanical structure and/or to the outside. The invention can likewise be used for electrically connecting the first wafer to a third body carried by the second wafer, as well as for connecting the first wafer to the outside when the first wafer is covered by a protection structure, and thus is not directly accessible. An example of a particular application is represented by a micro-electromechanical system including a first wafer incorporating a circuit for controlling the parameters defining the state of a micro-electromechanical structure (for example, the position of a microactuator); a second wafer incorporating the micro-electromechanical structure; and a third wafer forming a cap for protecting the micro-electromechanical structure.

[0003] Various techniques are known for mechanically connecting two semiconductor material bodies (see, for example, Martin A. Schmidt, "Wafer-to-Wafer Bonding for Microstructure Formation", Proceedings of the IEEE, Vol. 86, No. 8, August 1998). However, such techniques do not enable two or three wafers to be electrically connected, in addition to be mechanically connected, or covered components of one of the wafers to be electrically accessed.

[0004] The aim of the present invention is to provide a connection structure that enables semiconductor material bodies made on different substrates to be overlaid and to be connected mechanically and electrically together and to the outside.

[0005] According to the present invention an electric connection structure, a composite structure, and a process for manufacturing a composite structure are provided, as defined in Claims 1, 12, and 22, respectively.

[0006] For a better understanding of the present invention, preferred embodiments thereof are now described, merely to provide non-limiting examples, with reference to the attached drawings, wherein:

- Figures 1 and 2 are cross-sections through a semiconductor material wafer, in two successive manufacture steps, according to a first embodiment of the invention;
- Figure 3 shows a cross-section through the wafer of Figure 2, after bonding to a second semiconductor material wafer;
- Figure 4-6 show a cross-section of the multiwafer structure of Figure 3, in successive manufacture steps;
- Figure 7 is a perspective view of the left-hand half

of the multiwafer structure of Figure 6;

- Figure 8 shows a cross-section of the multiwafer structure of Figure 6, in a final manufacture step;
- Figures 9-11 show a cross-section of a micro-electromechanical system according to a second embodiment of the invention;
- Figure 12 shows a cross-section of a composite structure formed starting from three semiconductor material substrates, according to a third embodiment of the invention;
- Figures 13 and 14 show cross-sections of a semiconductor material wafer, in two successive manufacture steps according to a fourth embodiment of the invention;
- Figure 15 shows a cross-section of the wafer of Figure 14 after bonding to a second semiconductor material wafer;
- Figure 16 shows a cross-section of a composite structure obtained from the double wafer of Figure 15, in a subsequent manufacture step;
- Figure 17 shows a cross-section of a composite wafer, according to a fifth embodiment of the invention; and
- Figures 18 and 19 show cross-sections of a composite wafer, according to a sixth embodiment of the invention, in two successive manufacture steps.

[0007] Figures 1-8 show a first embodiment of a process for manufacturing a micro-electromechanical system including a control and sensing circuitry and a micro-electromechanical sensor, for example an accelerometric sensor.

[0008] Initially, Figure 1, a first wafer 1 of semiconductor material, typically P⁺⁺ or N⁺⁺ doped monocrystalline silicon, sectioned along two parallel half-planes, so as to show different areas in the left-hand half and in the right-hand half, is masked and etched to form first deep trenches 2a. For example, the first wafer 1 may have a conductivity of between 5 and 15 m Ω /cm, preferably 10 m Ω /cm. As shown in Figure 2, the first trenches 2a have a closed shape and enclose monocrystalline silicon plug regions 3 intended to form through connections, as explained more clearly hereinafter.

[0009] Subsequently, the first trenches 2a are filled, either completely or partially, with insulating material 6, for example silicon dioxide. To this end, a silicon dioxide layer is deposited or grown, and is subsequently removed from a first surface 7 of the first wafer 1, to obtain the structure shown in Figure 2.

[0010] Next, Figure 3, the first wafer 1 is bonded to a second wafer 10 comprising a monocrystalline silicon substrate 11 and an insulation and/or passivation layer 12. In particular, the substrate 11 houses conductive and/or insulating regions forming electronic components for biasing the accelerometric sensor 8 and for detecting and processing electrical signals generated by the accelerometric sensor 8. As an example, Figure 3 shows conductive regions 15-16 of the N/P-type be-

longing to an electronic circuit 40, which is shown only schematically. In addition, the insulation and/or passivation layer 12 houses metal regions 13, 18, which terminate, at one or both of their ends, with pad regions 19 facing the surface 22 of the second wafer 10.

[0011] Connection regions 23 are provided on the surface 22 of the second wafer 10, on top of the pad regions 19, and are of a metal that is able to react at a low temperature with the silicon of the first wafer 1 to form a gold/silicon eutectic or a metallic silicide. Typically, the connection regions 23 are made of gold, in the case where the aim is to obtain a eutectic, or of a metal chosen from among the group comprising palladium, titanium, and nickel, in the case where the aim is to obtain a silicide. Bonding regions 24 are also provided on the surface 22 and are preferably formed at the same time as the connection regions 23.

[0012] For bonding the first wafer 1 to the second wafer 10, the first wafer 1 is turned upside down so that the first surface 7 of the first wafer 1 faces the second wafer 10. The plug regions 3 of the first wafer 1 are brought into contact with the connection regions 23 of the second wafer 10, and subsequently a heat treatment at low temperature, for example 350-450°C, is carried out for a period of 30-45 min., so that the metal of the connection regions 23 of the second wafer 10 react with the silicon of they plug regions 3 and form a metallic silicide which bonds the first and the second wafers 1, 10. Thereby, a double wafer 25 is obtained, as shown in Figure 3.

[0013] Subsequently, Figure 4, the first wafer 1 is thinned from the back mechanically, for example by grinding, preferably so as to obtain a thickness of 30-40 µm. The first wafer 1 then has a second surface 26 opposite to the first surface

[0014] Next, Figure 5, a metal layer (for example, an aluminum layer) is deposited and defined, so as to form metal regions 27 extending above the plug regions 3 and in direct electrical contact with the latter.

[0015] Subsequently, the first wafer 1 is masked and etched so as to form second trenches 2b defining an accelerometric sensor 8. In particular, as may be seen in Figures 6 and 7, the second trenches 2b separate a mobile region (forming a rotor 4) and a fixed region (forming a stator 5) from the rest of the wafer 1 and from one another. The rotor 4 is connected, through elastic-connection regions (also referred to as springs 31) to fixed biasing regions 32, which are set in areas corresponding to respective connection regions 23, connected, through the metallic regions 13, to the plug regions 3.

[0016] Next, Figure 8, a cap element 34 is fixed to the wafer 1 through adhesive regions 36, in a per se known manner, and then the double wafer 25 is cut into individual dice. Finally, the metal region 27 is contacted applying the usual wire-bonding technique.

[0017] Thereby, the connection regions 23 ensures mechanical connection between the monocrystalline silicon wafers 1 and 10 and electrical connection between

the surface 22 of the second wafer 10 and the plug regions 3. In turn, the plug regions 3 allow the second wafer 10 to be contacted from above. In particular, some plug regions 3 enable the second wafer 10, not directly accessible from the front, to be connected to the outside, without requiring costly processes to be carried out from the back. In addition, as is shown in the left-hand half of Figure 8, this solution also enables connection of regions formed in the first wafer 1 to the outside. Here the rotor 4 is connected to the outside through a first connection region 23 (beneath the biasing region 32), a metal region 13, a second connection region 23 (beneath the plug region 3), and the plug region 3. The plug regions 3 are insulated by insulation regions formed by the insulating material 6 and possibly by the air present in the first deep trenches 2a, and are thus electrically insulated from the rest of the first wafer 1, except, obviously, for the regions connected to them via electric connection lines 30.

[0018] With the solution of Figures 1-8 a pressure sensor, instead of an accelerometric sensor, may be formed.

[0019] Figures 9-11 show a second embodiment of the invention regarding a unit for micrometric regulation of the read/write head of a hard-disk driver. In detail, initially the same steps are carried out as described previously with reference to Figures 1-4. After thinning the first wafer 1, an oxide layer 35 is deposited and removed selectively at the plug regions 3 to form openings 28. The second trenches 2b are then formed through the oxide layer 35 and through the wafer 1.

[0020] Subsequently, an insulating layer 38 is deposited, for example a stick foil which does not enter the second trenches 2b. The insulating layer is removed from above the openings 28, and metal connection regions are formed by depositing and defining a metal layer. In particular, in the illustrated example the metal layer fills the openings 28, where it forms contacts 29. In addition, an electric connection line 30 is formed and extends from the contact 29 arranged above the plug region 3 furthest to the right, up to above the rotor 4.

[0021] Subsequently, the composite wafer 25 is cut into dice, the insulating layer 38 is removed in oxygen plasma, and a ceramic body, referred to as slider 41, is bonded to the rotor 4 in a per se known manner (Figure 11). The slider 41 carries a transducer 42 for data reading/writing on a hard disk (not shown). The transducer 42 is electrically contacted through connection regions 43, one of which may be seen in Figure 11, which are formed directly on one side of the slider 41. Each connection region 43 extends from the transducer 42 as far as a pad 44 in electrical contact with an electric connection line 30.

[0022] Thereby, the plug region 3 furthest to the right enables electrical connection between the transducer 42 on the slider 41 and the electrical circuit 40, which can thus transmit to the transducer 42 the data to be written, or process the signal picked up by the transduc-

er 42. In addition, in a known manner, the electrical circuit 40 controls movement of the rotor 4, and consequently of the slider 41. Finally, a connection via an intermediate plug region (not shown) enables connection of the electrical circuit 40 to the outside, in a way similar to that illustrated in the right-hand part of Figure 8.

[0023] Consequently, also in this case the plug regions 3 enable connection of non-accessible regions of the second wafer 10 to elements arranged above them (here, the transducer 42), as well as to the outside.

[0024] Figure 12 shows a third embodiment regarding the manufacture of circuits or structures to be kept in vacuum conditions. In the illustrated example, the wafer 1, after forming the plug regions 3 by digging the first trenches 2a and filling them with insulating material 6, has been bonded to a second wafer 10, wherein a filter 48 has been previously made, for example of the band-pass type for high frequencies. The first wafer 1 is bonded to the second wafer 10, not only through the connection regions 23, but also through a sealing region 49 which extends between the first wafer 1 and the second wafer 10, and completely surrounds the area in which the filter 48 is formed, as well as the plug regions 3. The sealing region 49 is, for example, made using a low-melting glass and has a closed shape. If bonding of the first wafer 1 and second wafer 10 is carried out in a low-pressure environment, the filter 48 remains vacuum encapsulated.

[0025] Next, the first wafer 1 is thinned as described above, and the double wafer 1, 10 is cut into dice 50. The dice 50 are then bonded to a third wafer 51 which houses a circuit 52 and which has previously been provided with connection regions 23a similar to the connection regions 23. The thinned side of the first wafer 1 faces the third wafer 51, and the plug regions 3 must be aligned to the connection regions 23a.

[0026] In this case, the first wafer 1, in addition to protecting and isolating the filter 48 from the outside environment and maintaining it in vacuum conditions, enables its electrical connection with the circuit 52 incorporated in the third wafer 51. In addition, it is possible to carry out electrical testing of the circuit 52 connected to the filter 48 at the wafer level (EWS-Electric Wafer Sort test).

[0027] Figures 13-16 show a fourth embodiment of the invention. According to Figure 13, initially the first wafer 1 comprises a substrate 53 accommodating first trenches 72a, and the first trenches 72a are filled with insulating material 76 to insulate first plug portions 73, in a way similar to that described with reference to Figure 1 for the plug regions 3. Then a sacrificial layer 54, for example of silicon dioxide, is deposited or grown, then is masked and etched so as to form openings 55 on top of the first plug portions 73 and in areas where anchorages with the structure on top are to be made, as described hereinafter.

[0028] Subsequently (Figure 14), a polycrystalline silicon seed layer is deposited on top of the sacrificial layer.

54 and in the openings 55, and then a polycrystalline silicon epitaxial layer 56 is grown. In this way, the epitaxial layer 56 is in direct contact with the substrate 53 at the openings 55. Next, inside the epitaxial layer 56 third and fourth trenches 60a, 60b are dug, which reach as far as the sacrificial layer 54.

[0029] In particular, the third trenches 60a delimit second plug portions 62 aligned vertically with the first plug portions 73 in the substrate 53, and the third trenches 60a define a desired micromechanical structure (in the example illustrated, a microactuator 57 of the rotating type, comprising a rotor 58 and a stator 59, with the rotor 58 supported by springs, which are not illustrated).

[0030] Subsequently, in a known way, a part of the sacrificial layer 54 is removed through the fourth trenches 60b. In particular, the sacrificial layer 54 is removed beneath the rotor 58 to form an air gap 63, and it substantially remains underneath the stator 59. The sacrificial layer 54 is removed only to a very small extent through the third trenches 60a, given the different geometry (the micromechanical structure is formed by thin regions and/or perforated regions, allowing the sacrificial layer 54 to be substantially removed; this, instead, is not done through the third trenches 60a).

[0031] In a way not shown, it is then possible to fill the third trenches, at least partially, with insulating material, in a way similar to that described for the first trenches 2a of Figure 1.

[0032] Subsequently (Figure 15), the first wafer 1 is turned upside down and bonded to the second wafer 10, inside which components of the circuit 40 have already been formed, and on top of which the connection regions 23 have already been made. Also in this case, a low-temperature heat treatment is carried out to enable a chemical reaction between the silicon of the epitaxial layer 56, at the second plug portions 62, and the metal of the connection regions 23. Next, the substrate 53 of the first wafer 1 is thinned until the insulating material 76 (or at least the bottom of the first trenches 72a) is reached, an oxide layer 35 is deposited, the openings 28 are formed in the oxide layer 35, and then second trenches 72b are made which separate fixed parts from mobile parts in the substrate 53.

[0033] Next, as has been described with reference to Figure 10, an insulating layer (stick foil) is deposited and selectively removed, and the electrical contacts 29 and electric connection lines 30 are formed. In Figure 16, an electric connection line 30 connects the portion of the substrate 53 to which the rotor 58 is anchored (cap region 67) to the first plug region 73 that is furthest to the left, thus enabling electrical connection of the rotor 58 to the circuit 40 through the cap region 67, the first plug portion 73 on the left, and the second plug portion 62 on the left. Shown in the right-hand half of Figure 16 is instead the electrical connection between the circuit 40 and the outside, through the second plug portion 62, the first plug region 73, and the connection region 23 on the right.

[0034] Subsequently, the insulating layer is removed, and a body to be moved, for example a slider similar to the slider 41 of Figure 11, can be fixed to the cap region 67.

[0035] The solution shown in Figures 13-16 thus provides a micromechanical structure 57 protected by a cap (cap region 67) and easily connects the circuit 40 both to the micromechanical structure 57 and to the outside.

[0036] Figure 17 shows a variation of the structure of Figure 16, in which the rotor 58 is not anchored to the substrate 53, but is supported by springs (not shown) and biasing regions 60, similar to the biasing regions 31, 32 of Figure 7. In addition, the cap region 67 is fixed and does not have the second trenches 72b. The rotor 58 and stator 59 are connected via connection regions 23 and pad regions 19 to metallic regions 13, 18 formed in the second wafer 10. The metallic regions 13 are connected to the outside (as shown in the left-hand half of Figure 17) via further connection regions 23 aligned with plug regions 62, 73 formed in the first wafer 1, in a way similar to that described with reference to Figures 13-16, and via contacts 29. In addition, the metallic regions 18 enable connection of the circuit 40 to the stator 59 and, via plug regions 62, 73 and contacts 29, to the outside, as shown in the right-hand half of Figure 17. An insulating layer 80 covers the surface 26 of the first wafer 1.

[0037] Figures 18 and 19 show a sixth embodiment, in which a micromechanical structure, for example an accelerometric sensor 8, is protected by a cap and electrically connected to the biasing and sensing circuit via plug regions.

[0038] Initially (Figure 18), the first wafer comprises a substrate 53, which, in contrast to the previous embodiments, is not etched to form trenches. On the substrate 53, a sacrificial layer 54 is deposited and defined, and is removed only at openings 55. Next, a polycrystalline silicon seed layer is deposited, and the epitaxial layer 56 is grown, as described with reference to Figure 14.

[0039] The epitaxial layer 56 is etched to form fifth trenches 65a for delimiting second plug portions 64. Here, the fifth trenches 65a are filled, either partially or completely, with insulating material 66, sixth trenches 65b are formed for defining the accelerometric sensor 8, and the sacrificial layer 54 is partially removed through the sixth trenches 65b, so as to free the rotor 58 of the accelerometric sensor 8. As for the embodiment shown in Figures 1--8, the rotor 58 is carried by the fixed part via springs (not illustrated).

[0040] Subsequently, the first wafer 1 is bonded to the second wafer 10 using the connection regions 23 already formed on the surface 22 of the second wafer 10. Then the first wafer 1 is thinned by grinding until the desired thickness for the substrate 53. Next, the substrate 53 is selectively removed so as to form a cap region 67 of larger dimensions than the rotor 58, but of smaller dimensions than the chip housing the circuit 40, obtained after cutting the wafers 1, 10. In this way, the cap region 67 covers the rotor 58 from the back (protecting

it mechanically), but leaves the plug regions 64 free.

[0041] Finally, the contacts 29 and the electric connection lines 30 are formed, which, in this embodiment, contact directly the silicon of the epitaxial layer 54. In particular, in the example illustrated in Figure 19, an electric connection line 30 connects a region (not shown), arranged inside the fixed part and is electrically connected to the rotor 58, to the plug region 64 on the left, and thus to the circuit 40. A ball-and-wire connection on the right instead enables connection of the circuit 40 to the outside.

[0042] When the accelerometric sensor 8 is to be kept at low pressure, for example to reduce friction with air during movement, a sealing region 49 may be provided which surrounds the area of the accelerometric sensor 8, then the first wafer 1 may be bonded to the second wafer 10 in vacuum conditions, as already described with reference to Figure 12.

[0043] The advantages of the process and structures described are evident from the above. In particular, it is emphasized that they enable mechanical connection of two bodies of semiconductor material, in particular of monocrystalline silicon, arranged on one another, and at the same time the electrical connection of a structure or circuit formed in the underlying body (covered by the overlying body) to the outside or to a structure made in the overlying body; or else, they enable electrical connection of the underlying body to regions arranged above the overlying body, without requiring complicated and costly processes to be carried out from the back, without damaging the structures and circuits already made, and applying single manufacture steps that are commonly used in the manufacture of wafers of semiconductor material for forming micro-electromechanical structures.

[0044] The described solutions moreover make it possible, when necessary, to isolate preset areas of the underlying body and/or of the overlying body from the outside environment, for example to enclose delicate elements in a low-pressure environment, and/or to isolate and prevent contamination of these elements during manufacture (for example, cutting semiconductor material wafers), during subsequent manipulation steps, and during use.

[0045] Finally, it is clear that numerous modifications and variations may be made to the connection structure, the composite structure, and to the manufacture process described and illustrated herein, all falling within the scope of the invention, as defined in the attached claims. In particular, it is emphasized that the present connection structure may be used for a wide range of applications, both for the connection of electronic circuits integrated in two or more different substrates, and for the connection of micro-electromechanical structures of various kinds to biasing/control/sensing circuits associated to the micro-electromechanical structures. The present connection structure may be used for connecting a high number of substrates, according to the re-

quirements and to general considerations of a mechanical/electrical nature.

Claims

1. An electric connecting structure for connecting a first body (10) of semiconductor material overlaid by second body (1) of semiconductor material, **characterized by:**
 - at least one plug region (3; 73, 62; 64) extending through a portion of said second body (1) and made of semiconductor material;
 - at least one insulation region (2a, 6; 60a, 72a, 76; 65a, 66) surrounding laterally said plug region (3; 73, 62; 64); and
 - at least one first electromechanical connection region (23) of electrically conductive material arranged between said first body (10) and said second body (1) and in electrical contact with said plug region (3; 73, 62; 64) and with conductive regions (15-19; 40) of said first body (10).
2. The electric connection structure of Claim 1, **characterized in that** said plug region (3; 62, 73) extends throughout the thickness of said second body (1) and has a first face and a second face, said first face being in contact with said first electromechanical connection region (23); and comprising at least one contact region (27; 29; 23a) of electrically conducting material, in contact with said second face of said plug region.
3. The electric connection structure of Claim 2, **characterized by** an electric connection line (30) extending above said second body (1) and having a first end forming said contact region (29).
4. The electric connection structure of Claim 3, **characterized in that** said electric connection line (30) has a second end in electrical contact with a conductive region of said second body (1).
5. The electric connection structure of Claim 3, **characterized in that** said electric connection line (30) has a second end in electrical contact with a contact region (44) formed on a third body (41) fixed to said second body (1).
6. The electric connection structure of Claim 2, for electrically connecting said second body (1) to a third body (51) of semiconductor material arranged on said second body (1), **characterized in that** said contact region comprises at least one second electromechanical connection region (23a) made of a material resulting from the chemical reaction of said

semiconductor material with a metal, said second electromechanical connection regions (23a) being arranged between said second body (1) and said third body (51).

7. The electric connection structure of Claim 1, for a second body (1) comprising a substrate region (53) and an epitaxial region (56) arranged on each other and partially insulated from one another by insulating regions (54, 63), **characterized in that** said plug region (62, 73) comprises a first plug portion (73) extending throughout the thickness of said substrate region (53), and at least one second plug portion (62) formed inside said epitaxial region (56), said second plug portion (62) being aligned and in direct electrical contact with said first plug portion (73);
 - said insulation region (60a, 72a, 76) comprises a first insulation portion (72a, 76) laterally surrounding said first plug portion (73), and a second insulation portion (60a) laterally surrounding said second plug portion (62);
 - at least one contact region (29) of electrically conducting material extends on a free face (26) of said substrate region (53) in electrical contact with said first plug portion (73);
 - and said second plug portion (62) faces and is in direct electrical contact with said first electromechanical connection region (23).
8. The electric connection structure of Claim 1, for a second body (1) comprising a substrate region (67) and an epitaxial region (56) arranged on one another and reciprocally insulated by insulating regions (54, 63), **characterized in that** said substrate region (67) has a smaller area than said epitaxial region (56), said plug region (64) extends throughout the thickness of said epitaxial region (56), is not aligned with respect to said substrate region (67), and has a first face and a second face, said first face being in contact with said first electromechanical connection region (23), and said second face being in direct contact with at least one electric connection region (30) of electrically conducting material.
9. The electric connection structure according to any of the foregoing claims, **characterized in that** said insulation region (2a, 6; 60a, 72a, 76; 65a, 66) comprises a trench having a closed shape filled at least partially with insulating material (6; 66; 76).
10. The electric connection structure according to any of the foregoing claims, **characterized in that** said first electromechanical connection region (23) is made of a material resulting from the chemical reaction of said semiconductor material with a metal.

11. The electric connection structure according to any of the foregoing claims, **characterized in that** said first electromechanical connection region (23) is made of a metal resulting from the chemical reaction of silicon with a metal chosen from among a group comprising gold, palladium, titanium, and nickel.
12. A composite structure comprising a first body (1) of semiconductor material, a second body (10) of semiconductor material arranged on said first body (1), and an electric connection structure, **characterized in that** said electric connection structure is formed according to any of Claims 1-11.
13. A composite structure comprising a first body (10) of semiconductor material, a second body (1) of semiconductor material arranged on said first body (10), and an electric connection structure according to Claim 2, **characterized in that** said first body (10) houses an electronic circuit (15-19; 40), and said second body (1) houses a micro-electromechanical device (8; 57) comprising a fixed part (1, 5, 32; 56, 59, 68) and a mobile part (4; 58) separated from each other by at least one delimitation trench (2b) extending through said second body (1).
14. The composite structure of Claim 13, **characterized in that** an external electric connection wire is bonded to said contact region (29).
15. The composite structure of Claim 13, **characterized in that** said electric connection structure comprises an electric connection line (30) extending above said second body (1) and having a first end forming said contact region (29), and a second end in electrical contact with said micro-electromechanical device (8; 57).
16. The composite structure of Claim 13, **characterized by** a third body (41) fixed to said second body (1), said electric connection structure comprising an electric connection line (30) having a first end forming said contact region (29) and a second end in electrical contact with a contact region (44) formed on said third body (41).
17. The composite structure of Claim 16, **characterized in that** said third body (41) is a slider, and **in that** said composite structure forms an actuator unit for micrometric position regulation of a hard-disk driver.
18. A composite structure comprising a first body (10) of semiconductor material, a second body (1) of semiconductor material arranged on said first body, a third body (51) of semiconductor material fixed to said second body, and an electric connection structure according to Claim 6, **characterized in that** said first body (10) and said third body (51) house a respective electronic circuit (48, 52), said electronic circuits being connected together through said plug region (3).
19. The composite structure of Claim 18, **characterized by** a sealing region (49) having a closed shape and arranged between said first and said second bodies (10, 1), outside said electronic circuit (48).
20. A composite structure comprising:
a first body (10) of semiconductor material;
a second body (1) of semiconductor material arranged on said first body and comprising a substrate region (53) and an epitaxial region (56), overlaid to each other and partially insulated from one another by insulating regions (54, 63); and
an electric connection structure according to Claim 7,
characterized in that said epitaxial region (56) houses a micro-electromechanical device (57) comprising a fixed part (59, 68) and a mobile part (58) separated from one another by at least one delimitation trench (60b) extending through said epitaxial region (56), and **in that** said substrate region (53) forms a cap region (67).
21. A composite structure comprising:
a first body (10) of semiconductor material;
a second body (1) of semiconductor material arranged on said first body and comprising a substrate region (67) and an epitaxial region (56), overlaid to each other and insulated from one another by insulating regions (54, 63), said substrate region (67) having a smaller area than said epitaxial region (56); and
an electric connection structure according to Claim 8,
characterized in that said epitaxial region (56) houses a micro-electromechanical device (8) comprising a fixed part (59) and a mobile part (58) separated from one another by at least one delimitation trench (65b) extending through said epitaxial region (56), and **in that** said substrate region forms a cap region (67) which has larger dimensions than said mobile part (58) and is fixed to said fixed part (59).
22. A process for manufacturing a composite structure, **characterized by** the steps of:
forming at least one plug region (3; 73, 62; 64)

surrounded by an insulation region (2a, 6; 60a, 72a, 76; 65a, 66) extending through a first wafer (1) of semiconductor material;
 forming at least one electromechanical-connection region (23) of conductive material on a second wafer (10) of semiconductor material, and aligned with said plug region;
 bringing said first wafer (1) and said second wafer (10) close together, bringing said plug region (3; 73, 62; 64) into contact with said electromechanical-connection (23); and
 fixing said first wafer and said second wafer through said electromechanical connection region.

23. The process of Claim 22, **characterized by** the steps of:

initially forming said insulation region (2a, 6) in said first wafer (1), said insulation region partially extending inside said first wafer from a surface (7) of said first wafer and laterally delimiting said one plug region (3);
 turning said first wafer (1) upside down to bring said surface (7) of said first wafer in a facing position with said second wafer (10); and
 thinning said first wafer (1) until said insulation region (2a, 6).

24. The process of Claim 23, **characterized in that** said step of forming said insulation region (2a, 6) comprises the steps of:

forming isolation trenches (2a) in said first wafer (1); and
 at least partially filling said isolation trenches with insulating material (6).

25. The process of Claim 24, **characterized by** the step of forming trenches (2b) delimiting a micro-electromechanical structure (8) in said first wafer (1), and forming an electronic circuit (13-19) in said second wafer (10) before forming said electromechanical-connection region.

26. The process of Claim 22, **characterized by** the steps of:

forming a first insulation portion (72a, 76) of said insulation region in a substrate (53) of semiconductor material, said first insulation portion (72a, 76) partially extending inside said substrate from a surface of said substrate, and laterally delimiting a first plug portion (73) of said plug region;
 growing an epitaxial layer (56) from said surface of said substrate (53);
 forming at least one second insulation portion

(60b) of said insulation region in said epitaxial layer (56), said second insulation portion (60b) extending throughout the thickness of said epitaxial layer and
 delimiting a second plug portion (62) of said plug region which is substantially aligned and in electrical contact with said first plug portion (73);
 fixing said second plug portion (62) to said second wafer (10);
 thinning said substrate (53) until said first insulation portion (72a, 76); and
 forming contact regions (29, 30) on a free face of said substrate (53).

27. The process of Claim 22, **characterized by** the steps of:

on a substrate (53), growing an epitaxial layer (56);
 forming said insulation region (65a, 66) in said epitaxial layer (56), said insulation region (65a, 66) extending throughout the thickness of said epitaxial layer and delimiting said plug region (64);
 forming a device (57) to be protected in said epitaxial layer (56);
 fixing said epitaxial layer (56) of said first wafer (1) to said second wafer (10) through said plug region (64); selectively removing said substrate (53) to form a cap region (67) covering said device (57) to be protected, and freeing said plug region (64); and
 forming contact regions (29, 30) above said plug region (64).

28. The process according to any of Claims 22-27, **characterized in that** said step of fixing said first wafer (1) to said second wafer (10) is carried out in vacuum conditions and further comprises the step of forming a sealing region (49) between said first wafer (1) and said second wafer (10).

29. The process according to any of Claims 22-28, **characterized in that** said conductive material of said electromechanical connection region (23) is a metal, and **in that** said fixing step comprises the step of causing said metal of said electromechanical-connection structure (23) to react with said semiconductor material of said plug region (3; 62; 64).

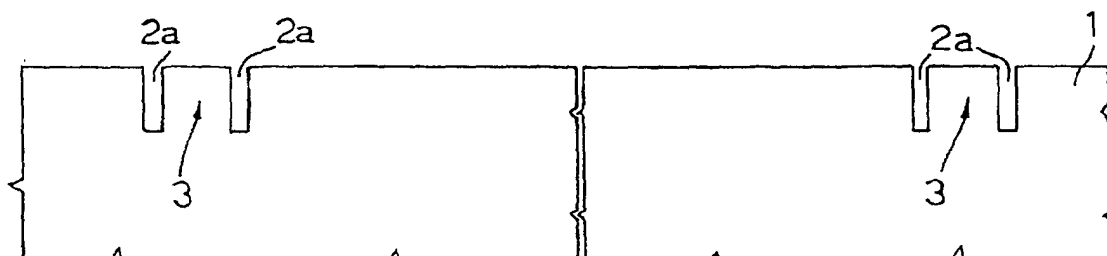


Fig. 1

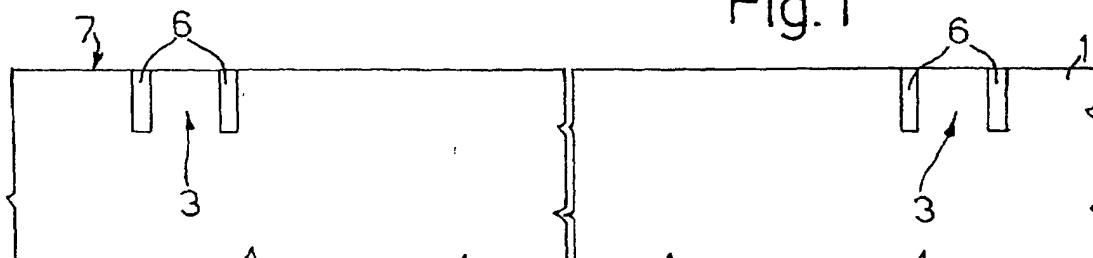


Fig. 2

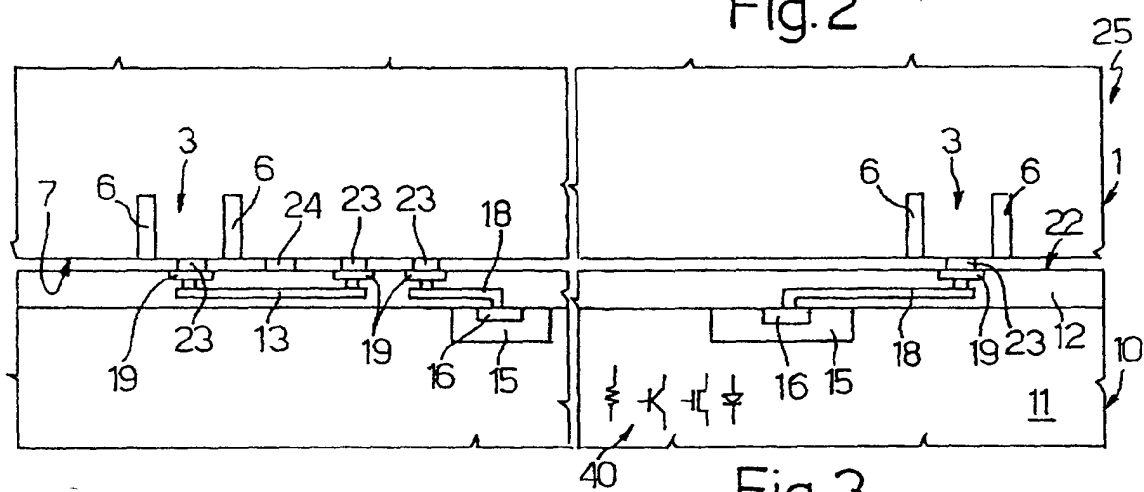


Fig. 3

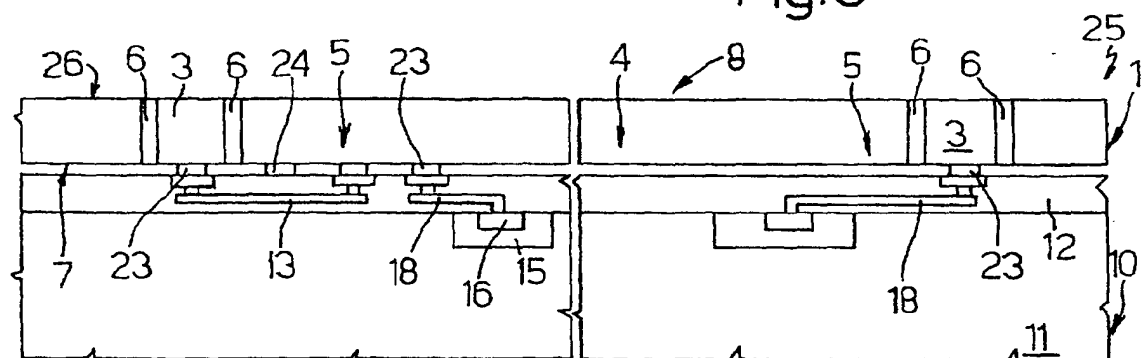


Fig. 4

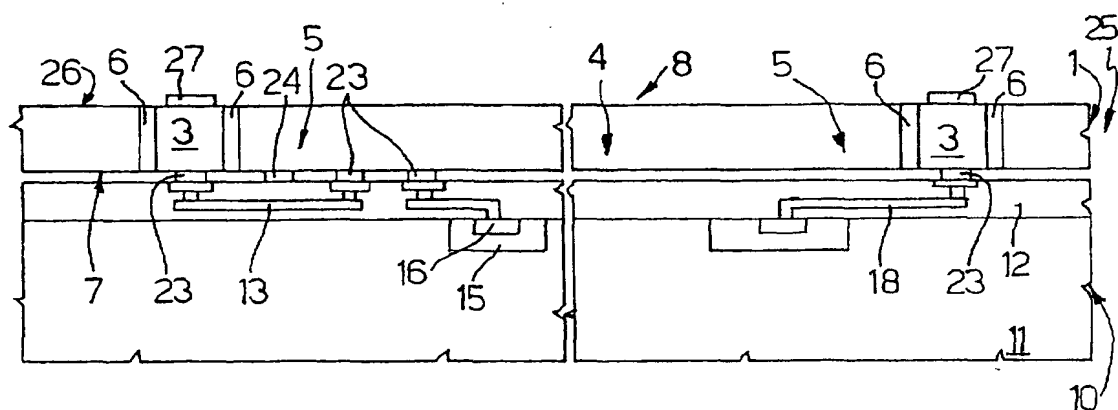


Fig.5

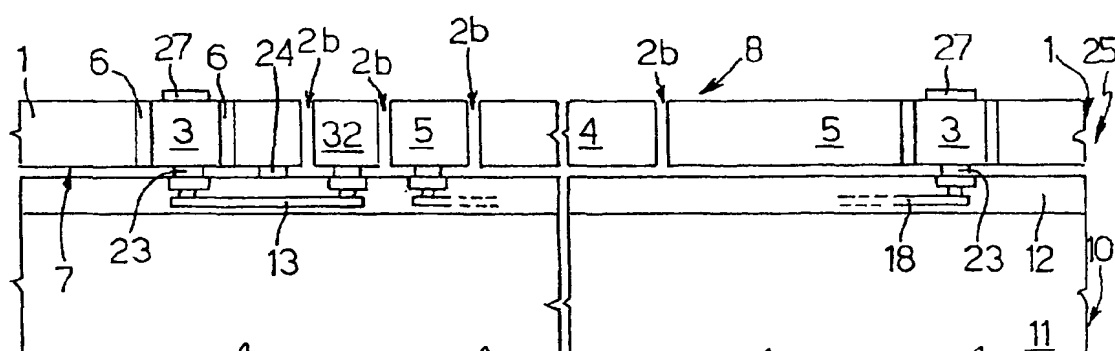


Fig.6

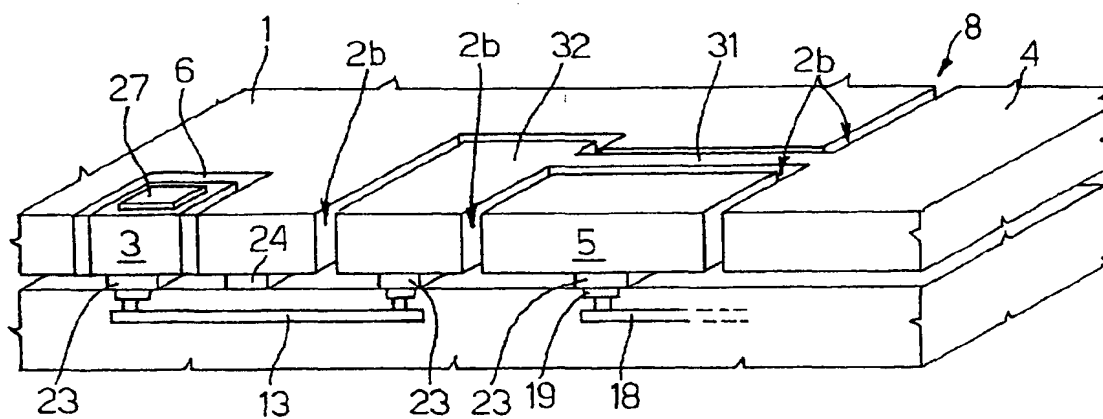


Fig.7

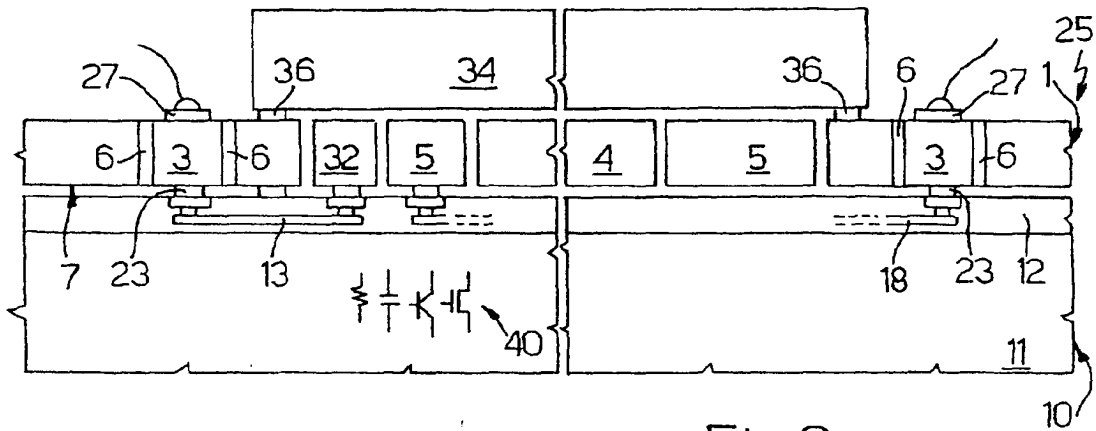


Fig.8

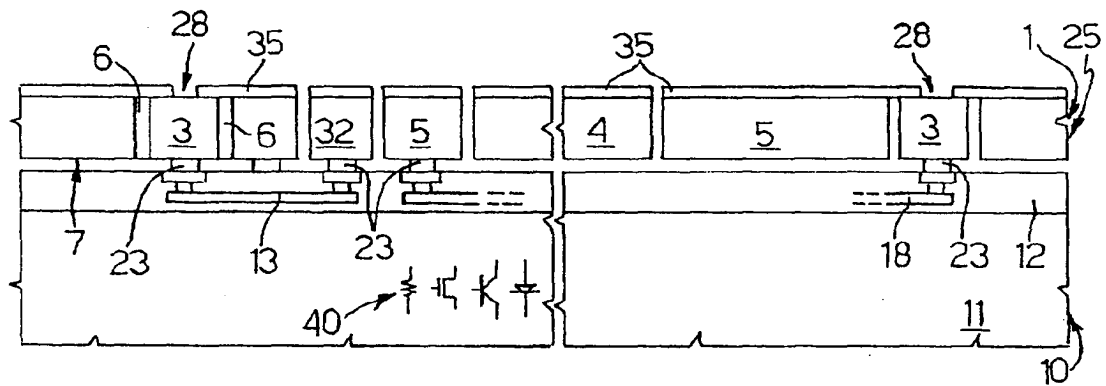


Fig.9

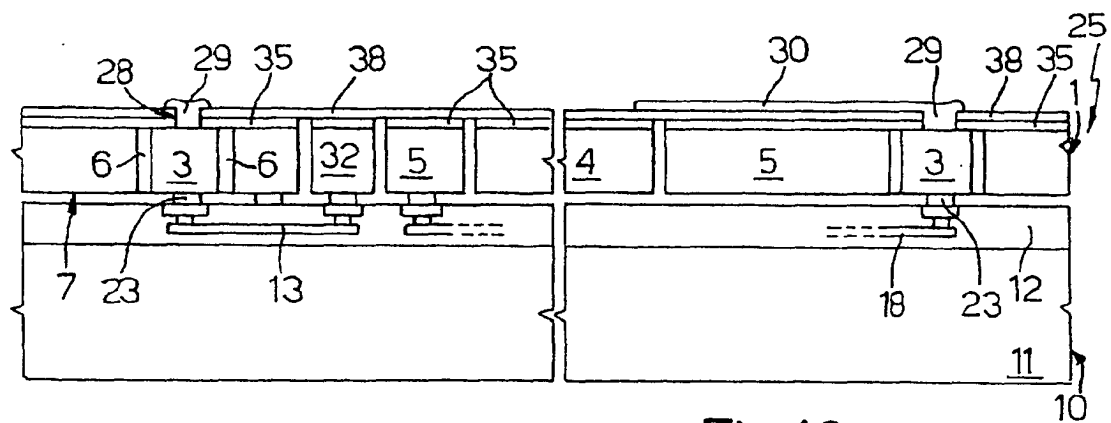


Fig.10

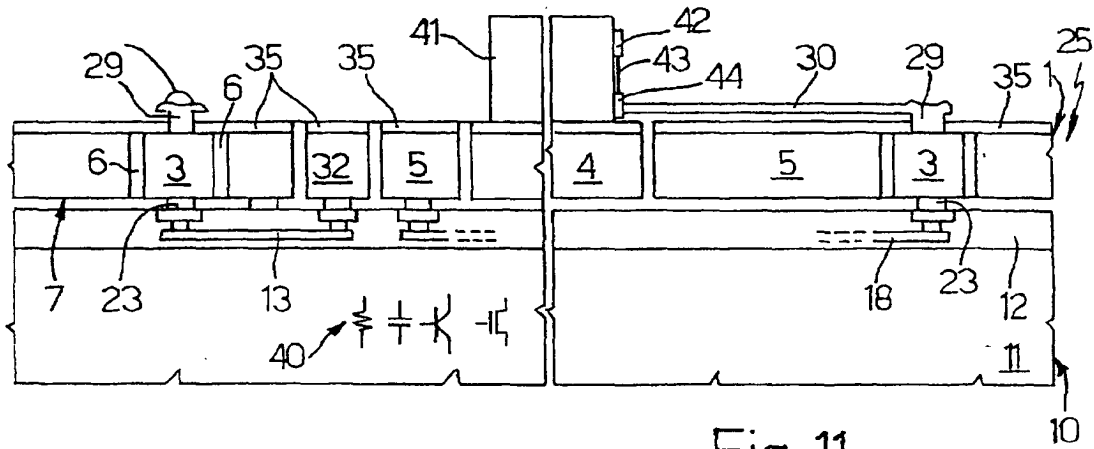


Fig. 11

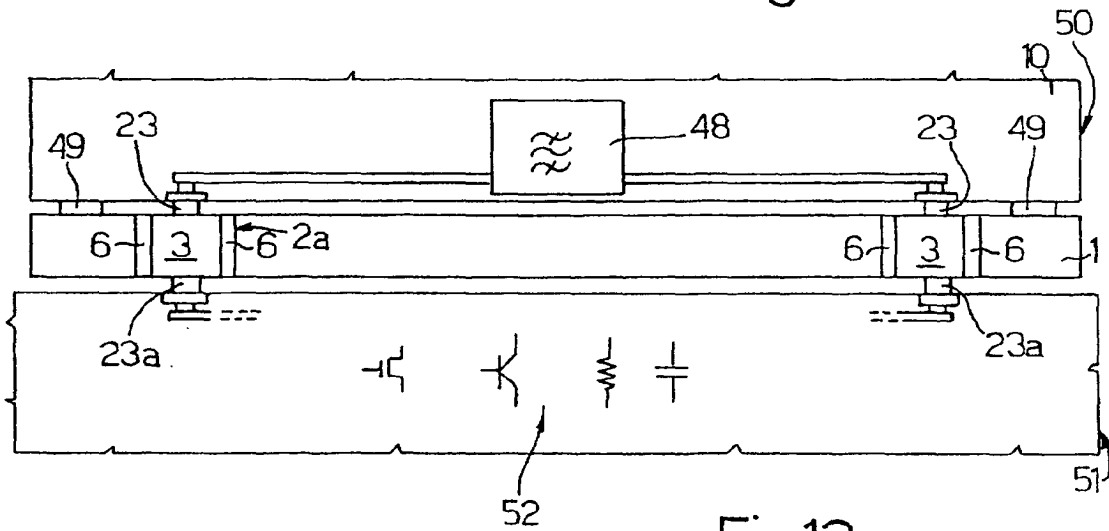


Fig. 12

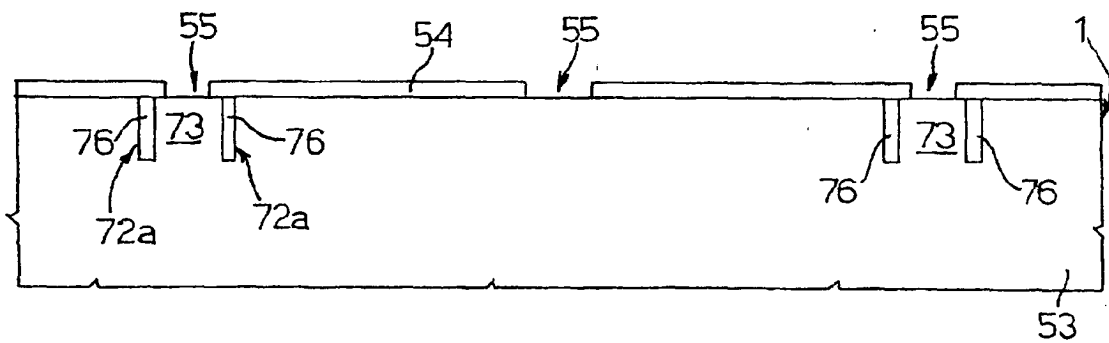


Fig. 13

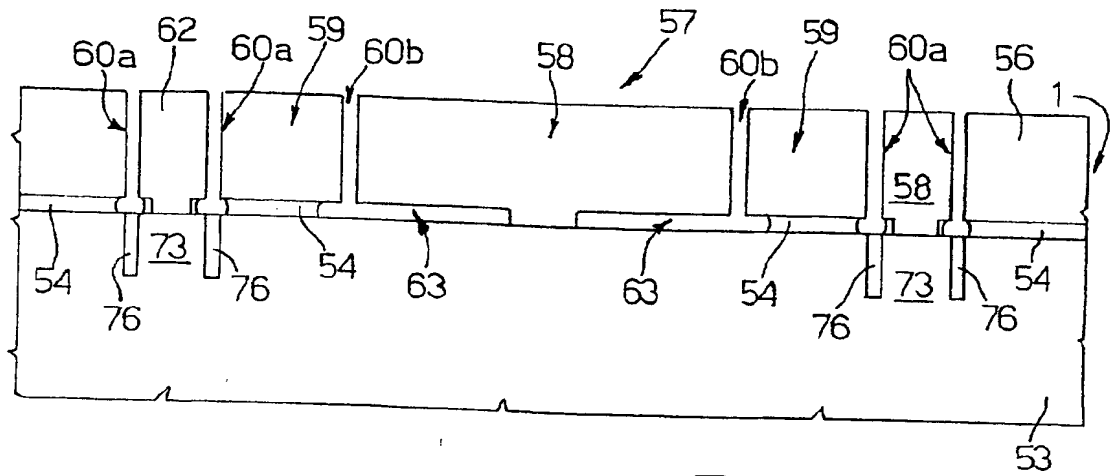


Fig. 14

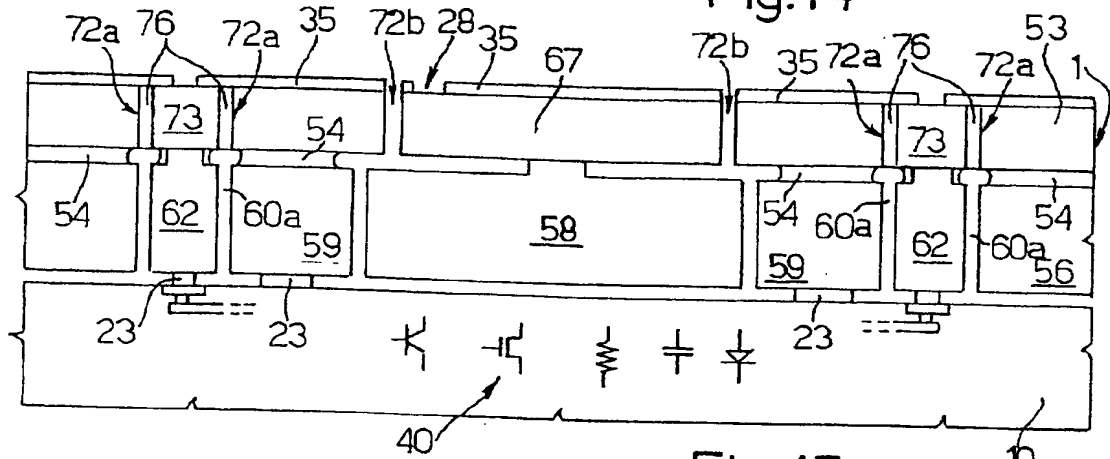


Fig. 15

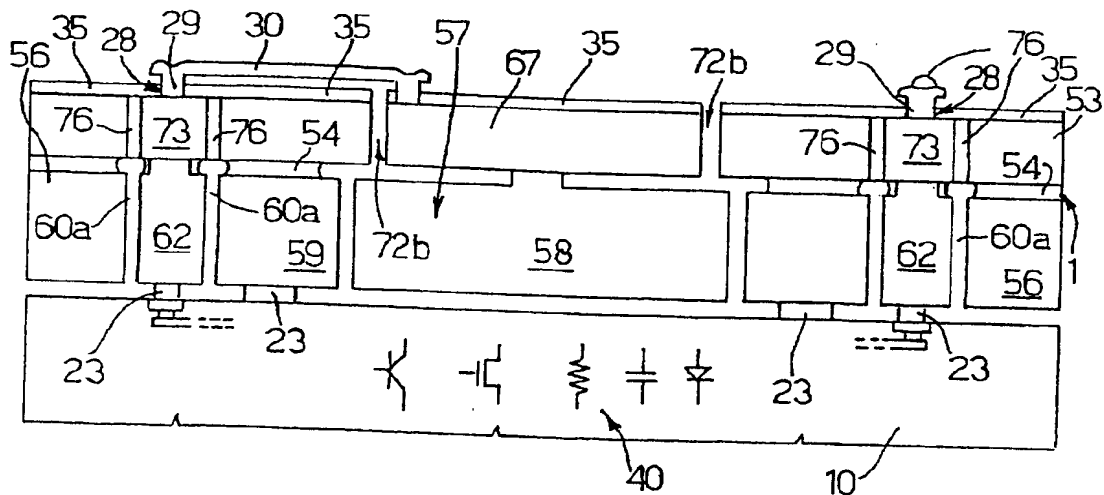


Fig. 16

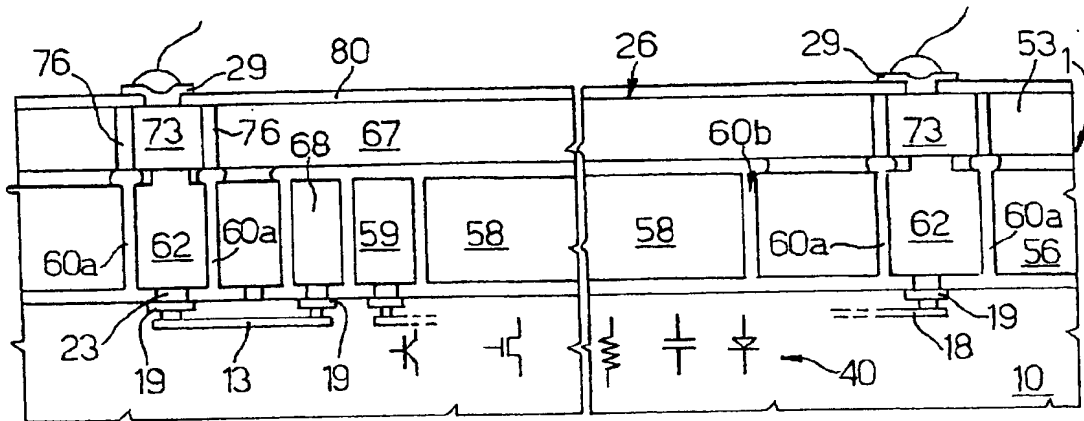


Fig. 17

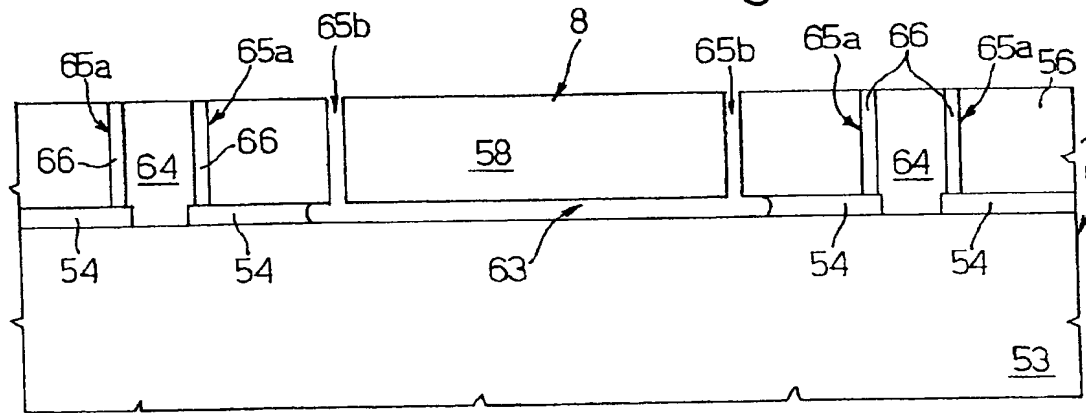


Fig.18

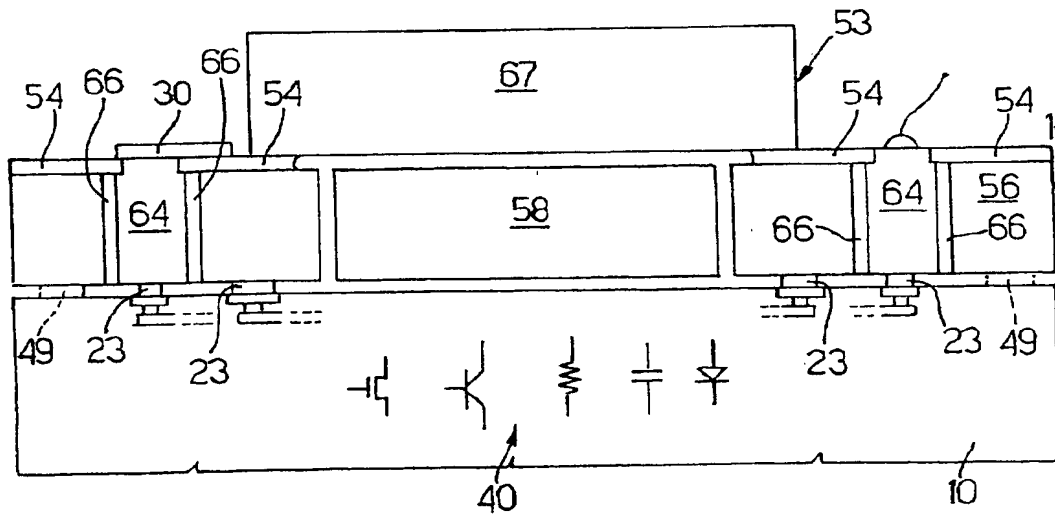


Fig.19



European Patent
Office

EUROPEAN SEARCH REPORT

Application Number
EP 00 83 0314

DOCUMENTS CONSIDERED TO BE RELEVANT			
Category	Citation of document with indication, where appropriate, of relevant passages	Relevant to claim	CLASSIFICATION OF THE APPLICATION (Int.Cl.7)
Y	US 4 939 568 A (TAGUCHI MASAO ET AL) 3 July 1990 (1990-07-03) * the whole document *	1-4, 6, 9, 10, 12, 18, 22-24, 29	B81C3/00 H01L25/065 H01L23/48 G11B19/20
Y	EP 0 317 084 A (GRUMMAN AEROSPACE CORP) 24 May 1989 (1989-05-24) * the whole document *	1-4, 6, 9, 10, 12, 18, 22-24, 29	
A	US 4 660 066 A (REID LEE R) 21 April 1987 (1987-04-21) * the whole document *	1-29	
A	US 5 756 395 A (KAPOOR ASHOK K ET AL) 26 May 1998 (1998-05-26) * figures *	1-29	
A	US 4 239 312 A (GRINBERG JAN ET AL) 16 December 1980 (1980-12-16)		TECHNICAL FIELDS SEARCHED (Int.Cl.7) B81C H01L G11B
The present search report has been drawn up for all claims			
Place of search THE HAGUE		Date of completion of the search 8 September 2000	Examiner Prohaska, G
CATEGORY OF CITED DOCUMENTS X : particularly relevant if taken alone Y : particularly relevant if combined with another document of the same category A : technological background D : non-written disclosure P : intermediate document T : theory or principle underlying the invention E : earlier patent document, but published on, or after the filing date D : document cited in the application L : document cited for other reasons & : member of the same patent family, corresponding document			

EPO FORM 1503 03/82 (P04C01)

**ANNEX TO THE EUROPEAN SEARCH REPORT
ON EUROPEAN PATENT APPLICATION NO.**

EP. 00 83 0314

This annex lists the patent family members relating to the patent documents cited in the above-mentioned European search report. The members are as contained in the European Patent Office EDP file on
The European Patent Office is in no way liable for these particulars which are merely given for the purpose of information.

08-09-2000

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 4939568 A	03-07-1990	JP 1709516 C	11-11-1992
		JP 3074508 B	27-11-1991
		JP 62219954 A	28-09-1987
		JP 62272556 A	26-11-1987
		DE 3778944 A	17-06-1992
		EP 0238089 A	23-09-1987
		KR 9008647 B	26-11-1990
EP 0317084 A	24-05-1989	US 4784970 A	15-11-1988
		CA 1286796 A	23-07-1991
		DE 3879109 A	15-04-1993
		DE 3879109 T	17-06-1993
		JP 1168040 A	03-07-1989
		JP 2660299 B	08-10-1997
US 4660066 A	21-04-1987	NONE	
US 5756395 A	26-05-1998	US 5640049 A	17-06-1997
US 4239312 A	16-12-1980	NONE	

EPO FORM P459

For more details about this annex : see Official Journal of the European Patent Office, No. 12/82

Semiconductor physical quantity sensor and method of manufacturing the same

Patent Number: ☐ [US6388300](#)
Publication date: 2002-05-14
Inventor(s): KANO KAZUHIKO (JP); OHARA JUNJI (JP); OHYA NOBUYUKI (JP)
Applicant(s): DENSO CORP (JP)
Requested Patent: ☐ [DE10003066](#)
Application Number: US20000490372 20000124
Priority Number(s): JP19990015573 19990125; JP19990304323 19991026
IPC Classification: H01L29/94
EC Classification: [B81B3/00M2](#), [G01C19/56B1](#), [G01P15/08A](#), [G01P15/125](#), [G01P15/13B](#)
Equivalents: ☐ [JP2000286430](#)

Abstract

A semiconductor physical quantity sensor, in which a beam-structure having a movable electrode and a fixed electrode confronted with the movable electrode are integrally formed in one substrate, having a new electric isolation structure. A semiconductor physical quantity sensor such as an acceleration sensor includes a silicon substrate; a laterally extending hollow formed in the silicon substrate; and a base plate portion defined below the hollow in the silicon substrate. A rectangular frame portion, a beam-structure having a movable electrode, and a fixed electrode is defined by the hollow and trenches. The fixed electrode confronts with the movable electrodes of the beam-structure. Trenches, in which electrical insulating material is buried, are formed between the movable electrode and the rectangular frame portion and between the fixed electrodes and the rectangular frame portion

Data supplied from the esp@cenet database - I2

